

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-72925

(P2002-72925A)

(43)公開日 平成14年3月12日 (2002.3.12)

(51)Int.Cl. <sup>7</sup>	識別記号	E I	テマコード(参考)
G 09 F 9/30	3 4 9	G 09 F 9/30	3 4 9 C. 2 H 0 9 2
	3 3 8		3 3 8 . 5 C 0 9 4
G 02 F 1/1368		G 02 F 1/136	5 0 0 . 5 F 1 1 0
H 01 L 29/786		H 01 L 29/78	6 1 2 C
			6 1 9 B

審査請求 未請求 請求項の数18 OL (全 16 頁)

(21)出願番号 特願2000-263561(P2000-263561)

(71)出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(22)出願日 平成12年8月31日 (2000.8.31)

(72)発明者 佐藤 尚

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74)代理人 100095728

弁理士 上柳 雅善 (外1名)

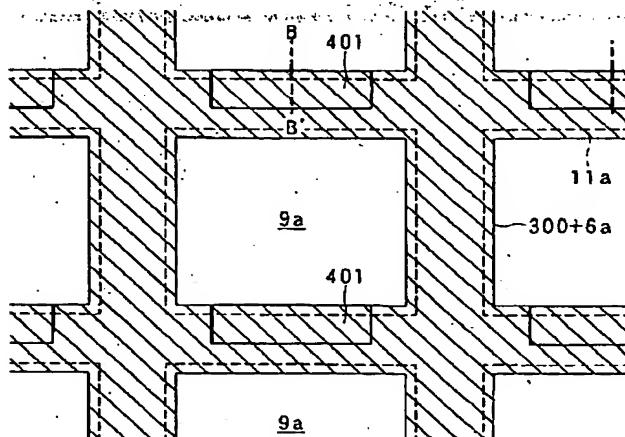
最終頁に続く

(54)【発明の名称】電気光学装置

(57)【要約】

【課題】 液晶装置等の電気光学装置において、画素電極を電気的に接続するためのコンタクトホール及びその付近でも耐光性を高め、高品位の画像を表示する。

【解決手段】 電気光学装置は、TFTアレイ基板(10)上に、透明な画素電極(9a)と、これにコンタクトホール(8-5)を介して接続されたTFT(30)と、画素電極とTFTとの間に積層されておりTFTのチャネル領域を上方から覆うと共に平面的に見てコンタクトホールを避けるように切り欠かれている容量線(300)とを備える。更に、この切り欠かれている領域を覆う部分遮光膜(401)を備える。



(2)

2

## 【特許請求の範囲】

【請求項 1】 基板上に、  
透明な画素電極と、  
該画素電極にコンタクトホールを介して接続された薄膜トランジスタと、  
前記画素電極と前記薄膜トランジスタとの間に層間絶縁膜を介して積層されており前記薄膜トランジスタの少なくともチャネル領域を上方から覆うと共に平面的に見て前記コンタクトホールを避けるように切り欠かれている内蔵遮光膜と、  
平面的に見て前記内蔵遮光膜が切り欠かれている領域を覆う部分遮光膜とを具備し、  
前記内蔵遮光膜は、少なくとも遮光層と光吸收層とからなり、前記光吸收層は前記薄膜トランジスタに対向する側に設けられていることを特徴とする電気光学装置。

【請求項 2】 前記内蔵遮光膜は少なくとも部分的に、前記画素電極に蓄積容量を付加するための容量線と同一膜からなることを特徴とする請求項 1 に記載の電気光学装置。

【請求項 3】 前記内蔵遮光膜は少なくとも部分的に、前記薄膜トランジスタに接続されたデータ線と同一膜からなることを特徴とする請求項 1 又は 2 に記載の電気光学装置。

【請求項 4】 前記部分遮光膜は、導電性の遮光膜からなると共に前記画素電極の直下に積層されており、前記画素電極は、前記部分遮光膜を介して前記コンタクトホールにより接続されていることを特徴とする請求項 1 又は 2 のいずれか一項に記載の電気光学装置。

【請求項 5】 前記部分遮光膜は、前記画素電極により上方から覆われていることを特徴とする請求項 4 に記載の電気光学装置。

【請求項 6】 前記部分遮光膜は、平面的に見て前記内蔵遮光膜が切り欠かれている領域に加えてその周囲に広がる所定範囲を覆うことを特徴とする請求項 1 から 5 のいずれか一項に記載の電気光学装置。

【請求項 7】 前記画素電極と前記薄膜トランジスタとを中継接続する中間導電層を更に備えており、

前記コンタクトホールは、前記画素電極と前記中間導電層とを接続することを特徴とする請求項 1 から 6 のいずれか一項に記載の電気光学装置。

【請求項 8】 前記中間導電層の一部及び前記内蔵遮光膜の一部が、夫々画素電位側容量電極及び固定電位側容量電極として誘電体膜を介して対向配置されることにより、前記画素電極に接続された蓄積容量が構築されることを特徴とする請求項 7 に記載の電気光学装置。

【請求項 9】 前記部分遮光膜は、前記中間導電層の直下に積層されていることを特徴とする請求項 7 又は 8 に記載の電気光学装置。

【請求項 10】 前記中間導電層は、導電性の遮光膜からなり、前記部分遮光膜を兼ねることを特徴とする請求

項 7 又は 8 に記載の電気光学装置。

【請求項 11】 前記中間導電層は、遮光膜を含む多層構造を有し、

前記部分遮光膜は、前記多層構造中の遮光膜からなることを特徴とする請求項 7 又は 8 に記載の電気光学装置。

【請求項 12】 前記中間導電層は、金属性の遮光膜及び導電性シリコン膜を含む多層構造を有し、

前記部分遮光膜は、前記多層構造中の遮光膜からなり、前記導電性シリコン膜は、前記誘電体膜の直近に配置されることを特徴とする請求項 8 に記載の電気光学装置。

【請求項 13】 前記部分遮光膜の前記誘電体膜側に向く表面及び端面が前記誘電体膜に接触しないように前記導電性シリコン膜が前記部分遮光膜を前記誘電体膜側から覆うことを特徴とする請求項 12 に記載の電気光学装置。

【請求項 14】 前記薄膜トランジスタに接続されたデータ線を更に備えており、

前記内蔵遮光膜は、前記データ線に交差して伸びる本線部を含み、

前記内蔵遮光膜、前記部分遮光膜及び前記データ線により各画素の非開口領域が規定されることを特徴とする請求項 1 から 13 のいずれか一項に記載の電気光学装置。

【請求項 15】 前記基板上における前記薄膜トランジスタの下側に配置されており前記薄膜トランジスタの少なくともチャネル領域を覆う他の遮光層を更に備えており、

平面的に見て前記部分遮光膜が前記非開口領域を規定する個所における前記他の遮光膜の輪郭は、前記部分遮光膜の輪郭よりも前記非開口領域の内側に後退していることを特徴とする請求項 14 に記載の電気光学装置。

【請求項 16】 基板上に、透明な画素電極と、  
該画素電極にコンタクトホールを介して接続された薄膜トランジスタと、

前記コンタクトホールに形成された遮光部材とを備えたことを特徴とする電気光学装置。

【請求項 17】 前記遮光部材は、前記薄膜トランジスタと前記画素電極とを電気的に接続する導電性の遮光部材からなることを特徴とする請求項 16 に記載の電気光学装置。

【請求項 18】 前記遮光部材は、前記コンタクトホールの開口部から平面的に延びる縁部を備えることを特徴とする請求項 16 又は 17 に記載の電気光学装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、アクティブマトリクス駆動方式の電気光学装置の技術分野に属し、特に画素スイッチング用の薄膜トランジスタ (Thin Film Transistor: 以下適宜、TFT と称す) を、基板上の積層構造中に備えた形式の電気光学装置の技術分野に属する。

## 【0002】

(3)

3

【従来の技術】 TFT アクティブマトリクス駆動形式の電気光学装置では、各画素に設けられた画素スイッチング用 TFT のチャネル領域に入射光が照射されると光による励起で光リーク電流が発生して TFT の特性が変化する。特に、プロジェクタのライトバルブ用の電気光学装置の場合には、入射光の強度が高いため、 TFT のチャネル領域やその周辺領域に対する入射光の遮光を行うことは重要となる。そこで従来は、対向基板に設けられた各画素の開口領域を規定する遮光膜により係るチャネル領域やその周辺領域を遮光するように構成されている。

【0003】特に最近では、画素の高開口率化（即ち、各画素における開口領域の比率を高めること）を図るために、対向基板側ではなく、 TFT アレイ基板上に設けられた内蔵遮光膜により、或いは TFT 上を通過すると共に Al (アルミニウム) 等の金属膜からなるデータ線により、係るチャネル領域やその周辺領域を遮光する技術も開発されている。この技術によれば、対向基板側で遮光する場合と比べて、 TFT に近接して遮光を行なうことができ、更に両基板の貼り合わせ時のずれを考慮してマージンを大きく採る必要もなく、加えて、基板面に斜めに入射する光に対する遮光性能も高められる。このため、遮光膜の形成領域を小さく抑えることができ、遮光性能を落とすことなく画素の高開口率化を図ることが可能とされている。

【0004】

【発明が解決しようとする課題】しかしながら、画素スイッチング用 TFT と画素電極とは、直接あるいは中継層を介してコンタクトホールにより接続する必要がある。従って、基板上の積層構造における TFT と画素電極との間に積層される内蔵遮光膜は、係るコンタクトホールを避けるように切り欠かれる必要がある。すると、特に透明な画素電極を備えた電気光学装置においては、このコンタクトホール及びその付近における内蔵遮光膜の切り欠かれた領域では、光抜けが生じてしまい、コントラスト比も低下してしまう。

【0005】更に、このような内蔵遮光膜の切り欠かれた領域を介して TFT のチャネル領域に光が到達してしまうので、上述の如き光リーク電流の発生によるトランジスタ特性の変化が生じて、画像品位が低下してしまう。特に、近年の表示画像の高品位化という一般的な要請に沿うべく電気光学装置の高精細化或いは画素ピッチの微細化を図るに連れて、例えば 1000 ルクス程度の僅かな光に起因する光リーク電流の発生により、画像品位の劣化が視認可能な程度まで顕在化しまう。

【0006】このようにコンタクトホールとの関係で切り欠かざるを得ない内蔵遮光膜では十分な遮光ができないという問題点がある。

【0007】本発明は上述の問題点に鑑みなされたものであり、画素電極を電気的に接続するためのコンタクト

ホール及びその付近においても耐光性に優れており、高品位の画像表示が可能な電気光学装置を提供することを課題とする。

【0008】

【課題を解決するための手段】本発明の電気光学装置は上記課題を解決するために、基板上に、透明な画素電極と、該画素電極にコンタクトホールを介して接続された薄膜トランジスタと、前記画素電極と前記薄膜トランジスタとの間に層間絶縁膜を介して積層されており前記薄膜トランジスタの少なくともチャネル領域を上方から覆うと共に平面的に見て前記コンタクトホールを避けるよう切り欠かれている内蔵遮光膜と、平面的に見て前記内蔵遮光膜が切り欠かれている領域を覆う部分遮光膜とを具備し、前記内蔵遮光膜は、少なくとも遮光層と光吸収層とからなり、前記光吸収層は前記薄膜トランジスタに対向する側に設けられている。

【0009】本発明の電気光学装置によれば、内蔵遮光膜は、画素電極と薄膜トランジスタとの間に層間絶縁膜を介して積層されており、薄膜トランジスタの少なくともチャネル領域を上方から覆う。そして、内蔵遮光膜の切り欠かれた領域を利用して開孔されたコンタクトホールにより、画素電極と薄膜トランジスタとは接続されている。ここで特に、内蔵遮光膜の切り欠かれた領域は、部分遮光膜により覆われているので、例えば ITO (Indium Tin Oxide) 膜からなる透明な画素電極及び当該切り欠かれた領域を通過しようとする光を部分遮光膜により遮光できる。即ち、内蔵遮光膜及び部分遮光膜が配置された基板側を、入射光（例えば、プロジェクタ用途の場合の投射光など）が入射する側として当該電気光学装置を用いれば、コンタクトホール及びその付近を通過しようとする光を遮光するなどにより全体として極めて高い遮光性が得られる。従って、このようなコンタクトホール及びその付近を通過する光による薄膜トランジスタにおける光リーク電流の発生や表示画像の光抜けを効果的に防止できる。

【0010】また、内蔵遮光膜は、遮光層で入射光を反射し、光吸収層で散乱光を吸収して薄膜トランジスタに光が入射するのを防ぐことができる。遮光層は、例えば、Ti (チタン) 、Cr (クロム) 、W (タングステン) 、Ta (タンタル) 、Mo (モリブデン) 、Pb (鉛) 等の高融点金属が望ましく、光吸収層は、ポリシリサイド等が望ましい。

【0011】尚、このような内蔵遮光膜及び部分遮光膜は、例えば、Ti 、Cr 、W 、Ta 、Mo (モリブデン) 、Pb (鉛) 等の高融点金属のうち少なくとも一つを含む、金属単体、合金、金属シリサイド、ポリシリサイド、これらを積層したもの等から構成される。或いは、Al 等の他の金属を含有する膜から構成される。

【0012】本発明の電気光学装置の一態様では、前記内蔵遮光膜は少なくとも部分的に、前記画素電極に蓄積

(4)

5

容量を付加するための容量線と同一膜からなる。

【0013】この態様によれば、内蔵遮光膜と容量線とは、少なくとも部分的に同一膜からなるので、専ら遮光のための内蔵遮光膜を積層構造内に作りこむ場合と比べて、積層構造及び製造工程の簡略化を図ることが可能となる。例えば、高融点金属、Al等の金属やシリサイド等の遮光性の導電材料を含んでなる容量線の少なくとも一部が、内蔵遮光膜を兼ねてよい。或いは、このような容量線から延設或いは切り離された、当該容量線と同一膜から内蔵遮光膜が構成されてもよい。

【0014】本発明の電気光学装置の他の態様では、前記内蔵遮光膜は少なくとも部分的に、前記薄膜トランジスタに接続されたデータ線と同一膜からなる。

【0015】この態様によれば、内蔵遮光膜とデータ線とは、少なくとも部分的に同一膜からなるので、専ら遮光のための内蔵遮光膜を積層構造内に作りこむ場合と比べて、積層構造及び製造工程の簡略化を図ることが可能となる。例えば、高融点金属、Al等の金属やシリサイド等の遮光性の導電材料を含んでなるデータ線の少なくとも一部が、内蔵遮光膜を兼ねてよい。或いは、このようなデータ線から延設或いは切り離された、当該データ線と同一膜から内蔵遮光膜が構成されてもよい。

【0016】本発明の電気光学装置の他の態様では、前記部分遮光膜は、導電性の遮光膜からなると共に前記画素電極の直下に積層されており、前記画素電極は、前記部分遮光膜を介して前記コンタクトホールにより接続されている。

【0017】この態様によれば、部分遮光膜は、画素電極の直下に積層されでおり、コンタクトホール内には、導電性の部分遮光膜と画素電極を構成する導電膜とが二重に配線されることになる。従って、アスペクト比が高いコンタクトホールを開孔した場合にも、コンタクトホール内部に導電膜が二重に配線されることにより切断され難い構造が得られる。

【0018】この態様では、前記部分遮光膜は、前記画素電極により上方から覆われていてもよい。

【0019】このように構成すれば、部分遮光膜が基板上の積層構造の最上層に露出することは殆ど或いは全くないので、例えば当該基板と対向基板との間に液晶等の電気光学物質を挟持する場合にも、部分遮光膜を構成する金属膜等から金属イオン等が液晶等内に溶け出して液晶等を劣化させる事態を未然防止できる。

【0020】本発明の電気光学装置の他の態様では、前記部分遮光膜は、平面的に見て前記内蔵遮光膜が切り欠かれている領域に加えてその周囲に広がる所定範囲を覆う。

【0021】この態様によれば、部分遮光膜は、内蔵遮光膜が切り欠かれている領域の周囲(即ち、コンタクトホールの周囲)に広がる所定範囲を覆うので、より確実に遮光を行なえる。

6

【0022】本発明の電気光学装置の他の態様では、前記画素電極と前記薄膜トランジスタとを中継接続する中間導電層を更に備えており、前記コンタクトホールは、前記画素電極と前記中間導電層とを接続する。

【0023】この態様によれば、中間導電層を中継することにより、薄膜トランジスタと画素電極との間が長くても、両者間を一つのコンタクトホールで接続する技術的困難性を回避しつつ比較的小径の二つ以上の直列なコンタクトホールで両者間を良好に接続できる。例えば、中間導電層は、導電性シリコン、高融点金属、Al等の金属やシリサイド等の導電材料を含んでなる。

【0024】この中間導電層を備えた態様では、前記中間導電層の一部及び前記内蔵遮光膜の一部が、夫々画素電位側容量電極及び固定電位側容量電極として誘電体膜を介して対向配置されることにより、前記画素電極に接続された蓄積容量が構築されてもよい。

【0025】このように構成すれば、中間導電層及び内蔵遮光膜を利用して、蓄積容量を構築できるので、専ら遮光のための内蔵遮光膜や、専ら中継のための中間導電層を積層構造内に作りこむ場合と比べて、積層構造及び製造工程の簡略化を図ることが可能となる。

【0026】この中間導電層を備えた態様では、前記部分遮光膜は、前記中間導電層の直下に積層されてもよい。

【0027】このように構成すれば、中間導電層の直下に積層された部分遮光膜により、薄膜トランジスタに比較的近い積層位置において、透明な画素電極及び当該切り欠かれた領域を通過しようとする光を遮光できる。

【0028】この中間導電層を備えた態様では、前記中間導電層は、導電性の遮光膜からなり、前記部分遮光膜を兼ねてもよい。

【0029】このように構成すれば、中間導電層からなる部分遮光膜により、薄膜トランジスタに比較的近い積層位置において、透明な画素電極及び当該切り欠かれた領域を通過しようとする光を遮光できる。更に、専ら遮光のための部分遮光膜や、専ら中継のための中間導電層を積層構造内に作りこむ場合と比べて、積層構造及び製造工程の簡略化を図ることが可能となる。

【0030】この中間導電層を備えた態様では、前記中間導電層は、遮光膜を含む多層構造を有し、前記部分遮光膜は、前記多層構造中の遮光膜からなってよい。

【0031】このように構成すれば、多層構造を有する中間導電層に含まれる部分遮光膜により、薄膜トランジスタに比較的近い積層位置において、透明な画素電極及び当該切り欠かれた領域を通過しようとする光を遮光できる。更に、専ら遮光のための部分遮光膜や、専ら中継のための中間導電層を積層構造内に作りこむ場合と比べて、積層構造及び製造工程の簡略化を図ることが可能となる。

【0032】上述したように中間導電層を画素電位側容

(5)

量電極として蓄積容量を構築する場合には、前記中間導電層は、金属性の遮光膜及び導電性シリコン膜を含む多層構造を有し、前記部分遮光膜は、前記多層構造中の遮光膜からなり、前記導電性シリコン膜は、前記誘電体膜の直近に配置されることが好ましい。

【0033】このように構成すれば、多層構造を有する中間導電層のうち導電性シリコン膜が誘電体膜の直近に配置されるので、多層構造を有する中間導電層のうち金属性の遮光膜から金属イオン等が、酸化シリコン膜、窒化シリコン膜等からなる誘電体膜に侵入する（そして、誘電体膜を劣化させる）のを効果的に未然防止できる。

【0034】この場合には更に、前記部分遮光膜の前記誘電体膜側に向く表面及び端面が前記誘電体膜に接触しないように前記導電性シリコン膜が前記部分遮光膜を前記誘電体膜側から覆うのが望ましい。

【0035】このように構成すれば、多層構造を有する中間導電層のうち金属性の遮光膜から金属イオン等が、誘電体膜に侵入するのをより確実に防止できる。

【0036】本発明の電気光学装置の他の態様では、前記薄膜トランジスタに接続されたデータ線を更に備えており、前記内蔵遮光膜は、前記データ線に交差して伸びる本線部を含み、前記内蔵遮光膜、前記部分遮光膜及び前記データ線により各画素の非開口領域が規定される。

【0037】この態様によれば、一の方向に伸びるデータ線と、これに交差して伸びる本線部を含む内蔵遮光膜と、これが切り欠かれた領域を覆う部分遮光膜とから、各画素の非開口領域が規定される。従って、基板上の積層構造内における比較的簡単な構成により、各画素の開口領域を規定できる。

【0038】この態様では、前記基板上における前記薄膜トランジスタの下側に配置されており前記薄膜トランジスタの少なくともチャネル領域を覆う他の遮光層を更に備えており、平面的に見て前記部分遮光膜が前記非開口領域を規定する個所における前記他の遮光膜の輪郭は、前記部分遮光膜の輪郭よりも前記非開口領域の内側に後退しているように構成してもよい。

【0039】このように構成すれば、当該他の遮光膜により、薄膜トランジスタの下側から来る戻り光に対する遮光を行うことができ、薄膜トランジスタの上下から遮光を行うことができる。そして特に、他の遮光膜の輪郭は、部分遮光膜の輪郭よりも非開口領域の内側に後退しているので、上方から多少斜めに入射する入射光が部分遮光膜の脇及び薄膜トランジスタの脇を抜けて他の遮光膜の上面に至って、当該電気光学装置内に内面反射光や更にこれがデータ線等と反射して多重反射光が発生するのを効果的に防止できる。

【0040】本発明の電気光学装置の他の態様では、基板上に、透明な画素電極及び該画素電極にコンタクトホールを介して接続された薄膜トランジスタと、前記コンタクトホールに形成された遮光部材とを備えたことを特

8

徴とする。

【0041】この態様では、コンタクトホール領域から光が薄膜トランジスタに入射されるのを防ぐことができ、薄膜トランジスタの光リーク電流の発生を抑えることができる。

【0042】この電気光学装置の一態様として、前記遮光部材は、前記薄膜トランジスタと前記画素電極とを電気的に接続する導電性の遮光部材で構成されてもよい。

【0043】この態様によれば、遮光部材は、薄膜トランジスタと画素電極との電気的接続のための中継部材として機能することができる。

【0044】また、この電気光学装置の他の態様として、前記遮光部材は、前記コンタクトホールの開口部から平面的に延びる縁部を備えても良い。

【0045】この態様によれば、遮光部材の縁部で、入射光を遮光する領域を広げることが可能になる。

【0046】尚、本発明に係る薄膜トランジスタとしては、ゲート電極がチャネル領域の上側に位置する所謂トップゲート型でもよいし、ゲート電極がチャネル領域の下側に位置する所謂ボトムゲート型でもよい。

【0047】本発明のこのような作用及び他の利得は次に説明する実施の形態から明らかにされる。

【0048】

【発明の実施の形態】以下、本発明の実施形態を図面に基づいて説明する。以下の実施形態は、本発明の電気光学装置を液晶装置に適用したものである。

【0049】(第1実施形態)先ず本発明の第1実施形態における電気光学装置の構成について、図1から図3を参照して説明する。図1は、電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路である。図2は、データ線、走査線、画素電極等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図である。図3は、図2のA-A'断面図である。尚、図3においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。

【0050】図1において、本実施形態における電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素には夫々、画素電極9aと当該画素電極9aをスイッチング制御するためのTFT30とが形成されており、画像信号が供給されるデータ線6aが当該TFT30のソースに電気的に接続されている。データ線6aに書き込む画像信号S1、S2、…、Snは、この順に線順次に供給しても構わないし、相隣接する複数のデータ線6a同士に対して、グループ毎に供給するよ

うにしても良い。また、TFT30のゲートに走査線3aが電気的に接続されており、所定のタイミングで、走査線3aにパルス的に走査信号G1、G2、…、Gmを、この順に線順次で印加するように構成されている。

画素電極9aは、TFT30のドレインに電気的に接続

(6)

9

されており、スイッチング素子であるTFT30を一定期間だけそのスイッチを閉じることにより、データ線6aから供給される画像信号S1、S2、…、Snを所定のタイミングで書き込む。画素電極9aを介して電気光学物質の一例としての液晶に書き込まれた所定レベルの画像信号S1、S2、…、Snは、対向基板(後述する)に形成された対向電極(後述する)との間に一定期間保持される。液晶は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能にする。ノーマリーホワイトモードであれば、各画素の単位で印加された電圧に応じて入射光に対する透過率が減少し、ノーマリーブラックモードであれば、各画素の単位で印加された電圧に応じて入射光に対する透過率が増加され、全体として電気光学装置からは画像信号に応じたコントラストを持つ光が射出する。ここで、保持された画像信号がリークするのを防ぐために、画素電極9aと対向電極との間に形成される液晶容量と並列に蓄積容量70を付加する。

【0051】図2において、電気光学装置のTFTアレイ基板上には、マトリクス状に複数の透明な画素電極9a(点線部9a'により輪郭が示されている)が設けられており、画素電極9aの縦横の境界に各々沿ってデータ線6a及び走査線3aが設けられている。

【0052】また、半導体層1aのうち図中右上がりの斜線領域で示したチャネル領域1a'に対向するように走査線3aが配置されており、走査線3aはゲート電極として機能する(特に、本実施形態では、走査線3aは、当該ゲート電極となる部分において幅広に形成されている)。このように走査線3aとデータ線6aとの交差する個所には夫々、チャネル領域1a'に走査線3aがゲート電極とじて対向配置された画素スイッチング用のTFT30が設けられている。

【0053】図2及び図3に示すように、容量線300は、導電性のポリシリコン膜等からなる第1膜72と高融点金属を含む金属シリサイド膜等からなる第2膜73とが積層された多層構造を持つ。このうち第2膜73は、容量線300或いは蓄積容量70の固定電位側容量電極としての機能の他、TFT30の上側において入射光からTFT30を遮光する遮光層としての機能を持つ。

【0054】また容量線300の第1膜72は、容量線300或いは蓄積容量70の固定電位側容量電極としての機能の他、遮光層としての第2膜73とTFT30との間に配置された光吸収層としての機能を持つ。他方、容量線300に対して、誘電体膜75を介して対向配置される中継層71aは、蓄積容量70の画素電位側容量電極としての機能の他、遮光層としての第2膜73とTFT30との間に配置される光吸収層とじての機能を持ち、更に、画素電極9aとTFT30の高濃度ドレイン領域1eとを中継接続する機能を持つ。尚、これらの光

10

吸収層としての第1膜72及び中継層71aは、ポリシリコン膜等の、遮光層としての第2膜73と比較して光吸収率が高い材質からなる。

【0055】本実施形態では、蓄積容量70は、TFT30の高濃度ドレイン領域1e(及び画素電極9a)に接続された画素電位側容量電極としての中継層71aと、固定電位側容量電極としての容量線300の一部とが、誘電体膜75を介して対向配置されることにより形成されている。

【0056】容量線300は平面的に見て、走査線3aに沿ってストライプ状に伸びる本線部分を含み、この本線部分からTFT30に重なる個所が図2中上下に突出している。

【0057】本実施形態では特に、このように図2中横方向にストライプ状に伸びる本線部を含むと共に前述の如く第1膜72及び第2膜73からなり遮光性を有する容量線300と、図2中縦方向に伸びると共にA1膜等からなり遮光性を有するデータ線6aとから、TFTアレイ基板10における遮光膜の一例が構成されている。

【0058】図2に示すように、画素電極9aと中継層71aとをコンタクトホール85で接続可能なように、両者間に積層された容量線300は、コンタクトホール85を避けるように切り欠かれている。従って、このままで、コンタクトホール85及びその周囲における容量線300(或いは内蔵遮光膜)が存在しない領域で光抜けが発生したり、ここを通過した光がTFT30のチャネル領域1a'に至る可能性がある。しかるに本実施形態では、図2及び図3に示すように、このように容量線300が切り欠かれた領域には、島状の部分遮光膜401が画素電極9aの直下に積層されている。すなわち、部分遮光膜401は、コンタクトホール85の開口部から平面的に延びる縁部を備え、その縁部が島状に形成されている。従って、ITO(Indium Tin Oxide)膜等からなる透明な画素電極9a及び容量線300が切り欠かれた領域を通過しようとする光は、この部分遮光膜401により遮光される。

【0059】本実施形態では特に、部分遮光膜401は、画素電極9aの直下に積層されており、画素電極9aは、部分遮光膜401を介してコンタクトホール85により中継層71aに接続されている。このため、コンタクトホール85内には、導電性の部分遮光膜401と画素電極9aを構成する導電膜とが二重に配線されることになる(図3参照)。従って、アスペクト比が高い(例えば1以上である)コンタクトホール85を開孔した場合にも、コンタクトホール85内に、切断され難く信頼性の高い二重配線が構築される。

【0060】しかも、本実施形態では特に、部分遮光膜401は、画素電極9aによって上方から完全に覆われている(図3参照)。従って、部分遮光膜401が液晶層50中に露出することはないので、部分遮光膜401

(7)

11

から金属イオン等が液晶層50等内に溶け出して液晶等を劣化させる(画面の焼き付き等を起こす)ことはない。

【0061】このような部分遮光膜401は夫々、例えば、Ti、Cr、W、Ta、Mo、Nb等の高融点金属のうち少なくとも一つを含む、金属単体、合金、金属シリサイド、ポリシリサイド、これらを積層したもの等から構成される。或いは、Al等の他の金属を含有する膜から構成される。

【0062】そして、図2に示すようにコンタクトホール85及びその周囲に島状に形成された部分遮光膜401と、前述の如く内蔵遮光膜の一例を構成するデータ線6a及び容量線300とにより、平面的に見て格子状の遮光層が構成されており、各画素の開口領域を規定している。

【0063】他方、TFTアレイ基板10上におけるTFT30の下側には、下側遮光膜11aが格子状に設けられている。そして、TFT30のチャネル領域1aは、その低濃度ソース領域1b及び低濃度ドレイン領域1c(即ち、LDD領域)との接合部を含めて、このような格子状の下側遮光膜11aの交差領域内に(従って、上述したTFT30の上側にある格子状の内蔵遮光膜の交差領域内に)位置する。

【0064】これらの遮光層の一例を構成する第2膜73及び下側遮光膜11aは夫々、前述した部分遮光膜401と同様に、例えば、Ti、Cr、W、Ta、Mo、Nb、Nb等の高融点金属のうちの少なくとも一つを含む、金属単体、合金、金属シリサイド、ポリシリサイド、これらを積層したもの等からなる。また、このような第2膜73を含んでなる内蔵遮光膜の一例たる容量線300は、多層構造を有し、その第1膜72が導電性のポリシリコン膜であるため、係る第2膜73については、導電性材料から形成する必要はないが、第1膜72だけでなく第2膜73をも導電膜から形成すれば、容量線300をより低抵抗化できる。

【0065】また図3において、容量電極としての中継層71aと容量線300との間に配置される誘電体膜75は、例えば膜厚5~200nm程度の比較的薄いHTO膜、LTO膜等の酸化シリコン膜、あるいは窒化シリコン膜等から構成される。蓄積容量70を増大させる観点からは、膜の信頼性が十分に得られる限りにおいて、誘電体膜75は薄い程良い。

【0066】光吸収層として機能するのみならず容量線300の一部を構成する第1膜72は、例えば膜厚150nm程度のポリシリコン膜からなる。また、遮光層として機能するのみならず容量線300の他の一部を構成する第2膜73は、例えば膜厚150nm程度のタンゲステンシリサイド膜からなる。このように誘電体膜75に接する側に配置される第1膜72をポリシリコン膜から構成し、誘電体膜75に接する中継層71aをポリシリ

12

コン膜から構成することにより、誘電体膜75の劣化を阻止できる。例えば、仮に金属シリサイド膜を誘電体膜75に接触させる構成を採ると、誘電体膜75に重金属等の金属が入り込んで、誘電体膜75の性能を劣化させてしまう。更に、このような容量線300を誘電体膜75上に形成する際に、誘電体膜75の形成後にフォトマスク工程を入れることなく、連続で容量線300を形成すれば、誘電体膜75の品質を高められるので、当該誘電体膜75を薄く成膜することが可能となり、最終的に蓄積容量70を増大できる。

【0067】図2及び図3に示すように、データ線6aは、コンタクトホール81を介して中継接続用の中継層71bに接続されており、更に中継層71bは、コンタクトホール82を介して、例えばポリシリコン膜からなる半導体層1aのうち高濃度ソース領域1dに電気的に接続されている。尚、中継層71bは、前述した諸機能を持つ中継層71aと同一膜から同時形成される。

【0068】また容量線300は、画素電極9aが配置された画像表示領域からその周囲に延設され、定電位源と電気的に接続されて、固定電位とされる。係る定電位源としては、TFT30を駆動するための走査信号を走査線3aに供給するための走査線駆動回路(後述する)や画像信号をデータ線6aに供給するサンプリング回路を制御するデータ線駆動回路(後述する)に供給される正電源や負電源の定電位源でもよいし、対向基板20の対向電極21に供給される定電位でも構わない。更に、下側遮光膜11aについても、その電位変動がTFT30に対して悪影響を及ぼすことを避けるために、容量線300と同様に、画像表示領域からその周囲に延設して定電位源に接続するとい。

【0069】画素電極9aは、中継層71aを中継することにより、コンタクトホール83及び85を介して半導体層1aのうち高濃度ドレイン領域1eに電気的に接続されている。即ち、本実施形態では、中継層71aは、蓄積容量70の画素電位側容量電極としての機能及び光吸収層としての機能に加えて、画素電極9aをTFT30へ中継接続する機能を果たす。このように中継層71a及び71bを中継層として利用すれば、層間距離が例えば2000nm程度に長くても、両者間を一つのコンタクトホールで接続する技術的困難性を回避しつつ比較的小径の二つ以上の直列なコンタクトホールで両者間を良好に接続でき、画素開口率を高めること可能となり、コンタクトホール開孔時におけるエッチングの突き抜け防止にも役立つ。

【0070】図2及び図3において、電気光学装置は、透明なTFTアレイ基板10と、これに対向配置される透明な対向基板20とを備えている。TFTアレイ基板10は、例えば石英基板、ガラス基板、シリコン基板からなり、対向基板20は、例えばガラス基板や石英基板からなる。

(8)

13

【0071】TFTアレイ基板10には、平面的に見て格子状の溝10cを掘られている(図2中右下がりの斜線領域で示されている)。走査線3a、データ線6a、TFT30等の配線や素子等は、この溝10c内に埋め込まれている。これにより、配線、素子等が存在する領域と存在しない領域との間における段差が緩和されており、最終的には段差に起因した液晶の配向不良等の画像不良を低減できる。

【0072】図3に示すように、TFTアレイ基板10には、画素電極9aが設けられており、その上側には、ラビング処理等の所定の配向処理が施された配向膜16が設けられている。画素電極9aは例えば、ITO(In-dium Tin Oxide)膜などの透明導電性膜からなる。また配向膜16は例えば、ポリイミド膜などの有機膜からなる。

【0073】他方、対向基板20には、その全面に渡って対向電極21が設けられており、その下側には、ラビング処理等の所定の配向処理が施された配向膜22が設けられている。対向電極21は例えば、ITO膜などの透明導電性膜からなる。また配向膜22は、ポリイミド膜などの有機膜からなる。

【0074】対向基板20には、格子状又はストライプ状の遮光膜を設けるようにしてもよい。このような構成を探ることで、前述の如く遮光層を構成する容量線300及びデータ線6aと共に当該対向基板20上の遮光膜により、対向基板20側からの入射光がチャネル領域1a'や低濃度ソース領域1b及び低濃度ドレイン領域1cに侵入するのを、より確実に阻止できる。更に、このような対向基板20上の遮光膜は、少なくとも入射光が照射される面を高反射な膜で形成することにより、電気光学装置の温度上昇を防ぐ働きをする。尚、このように対向基板20上の遮光膜は好ましくは、平面的に見て容量線300とデータ線6aとからなる遮光層の内側に位置するように形成する。これにより、対向基板20上の遮光膜により、各画素の開口率を低めることなく、このような遮光及び温度上昇防止の効果が得られる。

【0075】このように構成された、画素電極9aと対向電極21とが対面するように配置されたTFTアレイ基板10と対向基板20との間には、後述のシール材により囲まれた空間に電気光学物質の一例である液晶が封入され、液晶層50が形成される。液晶層50は、画素電極9aからの電界が印加されていない状態で配向膜16及び22により所定の配向状態をとる。液晶層50は、例えば一種又は数種類のネマティック液晶を混合した液晶からなる。シール材は、TFTアレイ基板10及び対向基板20をそれらの周辺で貼り合わせるための、例えば光硬化性樹脂や熱硬化性樹脂からなる接着剤であり、両基板間の距離を所定値とするためのグラス・フィバーあるいはガラスピース等のギャップ材が混入されている。

14

【0076】更に、画素スイッチング用TFT30の下には、下地絶縁膜12が設けられている。下地絶縁膜12は、下側遮光膜11aからTFT30を層間絶縁する機能の他、TFTアレイ基板10の全面に形成されることにより、TFTアレイ基板10の表面の研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用TFT30の特性の変化を防止する機能を有する。

【0077】図3において、画素スイッチング用TFT30は、LDD(Lightly Doped Drain)構造を有しており、走査線3a、当該走査線3aからの電界によりチャネルが形成される半導体層1aのチャネル領域1a'、走査線3aと半導体層1aとを絶縁するゲート絶縁膜を含む絶縁薄膜2、半導体層1aの低濃度ソース領域1b及び低濃度ドレイン領域1c、半導体層1aの高濃度ソース領域1d並びに高濃度ドレイン領域1eを備えている。

【0078】走査線3a上には、高濃度ソース領域1dへ通じるコンタクトホール82及び高濃度ドレイン領域1eへ通じるコンタクトホール83が各々開孔された第1層間絶縁膜41が形成されている。

【0079】第1層間絶縁膜41上には中継層71a及び71b並びに容量線300が形成されており、これらの上には、中継層71a及び71bへ夫々通じるコンタクトホール81及びコンタクトホール85が各々開孔された第2層間絶縁膜42が形成されている。

【0080】第2層間絶縁膜42上にはデータ線6aが形成されており、これらの上には、中継層71aへ通じるコンタクトホール85が形成された第3層間絶縁膜43が形成されている。画素電極9aは、このように構成された第3層間絶縁膜43の上面に設けられている。

「0081」以上のように構成された本実施形態によれば、対向基板20側からTFT30のチャネル領域1a'及びその付近に入射光が入射しようとすると、内蔵遮光膜の一例を構成する容量線300(特に、その第2膜73)及びデータ線6aで遮光を行う。そして特にコンタクトホール85に対応して容量線300の切り欠かれた領域は、部分遮光膜401により覆われているので、この領域を通過しようとする光を部分遮光膜401により遮光できる。従って、プロジェクタ用途の場合の投射光など強力な入射光が入射しても、極めて高い遮光性(例えば、0.00001~0.00001%程度の透過率)が得られる。従って、この領域を通過する光によるTFT30における光リーク電流の発生や表示画像の光抜けを防止できる。他方、TFTアレイ基板10側から、TFT30のチャネル領域1a'及びその付近に戻り光が入射しようとすると、下側遮光膜11aで遮光を行う(特に、複板式のカラー表示用のプロジェクタ等で複数の電気光学装置をプリズム等を介して組み合わせて一つの光学系を構成する場合には、他の電気光学装置からプリズム等を突き抜けて来る投射光部分からなる

(9)

15

戻り光は強力であるので、有効である。)。

【0082】更に本実施形態では特に、部分遮光膜401は、図2に示したように、容量線300が切り欠かれている領域よりもかなり広い範囲を覆っているので、このような遮光をより確実に行なえる。特に、容量線300と部分遮光膜401との間の層間距離が大きい場合には、基板に垂直方向の両者間の隙間から斜めの光が進入しないようにするため、このような部分遮光膜401により覆う範囲は、装置仕様及び要求される遮光性に鑑み、実験的、経験的、理論的に或いはシミュレーションにより個別具体的に設定すればよい。

【0083】次に、図4から図6を参照して、本実施形態における遮光について更に説明を加える。図4は、容量線300、データ線6a、部分遮光膜401及び下側遮光膜11aを抽出し且つ拡大して示す図式的な平面図であり、図5は、図4のB-B'断面における、遮光の様子を示す図式的な断面図である。また、図6は、比較例における図4のB-B'断面に対応する個所の図式的な断面図である。

【0084】図4では、TFT30を上方から遮光する容量線300及びデータ線6aからなる格子状の内蔵遮光膜と、部分遮光膜401により規定される非画素開口領域がハッチングで示されている。他方、単独で格子状の下側遮光膜11aは破線で示されている。

【0085】図4に示すように、容量線300、データ線6a及び部分遮光膜401から格子状の各画素の非開口領域が規定されている。従って、TFTアレイ基板10上の積層構造内における比較的簡単な構成により、各画素の開口領域を規定できる。

【0086】そして、格子状の下側遮光膜11aの形成領域は、同じく格子状の上側の遮光層(即ち、容量電極300、データ線6a及び部分遮光膜401)の形成領域内に位置する(即ち、一回り小さく形成され、下側遮光膜11aは、容量線300及びデータ線6aの幅より狭く形成されている)。特に、部分遮光膜401が非開口領域を規定する個所における下側遮光膜11aの輪郭は、部分遮光膜401の輪郭よりも非開口領域の内側に後退している。従って、図5に示すように、基板面に対して多少斜めに入射する成分を入射光L1が含んでいても、部分遮光膜401の脇を抜けた入射光L1が下側遮光膜11aの内面で反射されて、内面反射光やそれが更に部分遮光膜401の内面で反射されて多重反射光となる事態を効果的に防止できる。

【0087】これに対して、図6に示した比較例の如く、仮に下側遮光膜11aの輪郭が、下側遮光膜11cとして示すように、部分遮光膜401の輪郭よりも非開口領域の内側に後退していなかつたとすれば、基板面に対して斜めに入射する成分を入射光L1が含んでいると、部分遮光膜401の脇を抜けた入射光L1が下側遮光膜11aの内面で反射されて内面反射光L2が発生

10

16

し、更にそれが部分遮光膜401の内面で反射されて多重反射光L3が発生する。そして、このような内面反射光や多重反射光は、表示画像のコントラスト比を低下させると共にTFT30のチャネル領域に至ってトランジスタ特性を劣化させ得る。

【0088】このように図6の比較例と比較して明らかのように、本実施形態によれば、下地遮光膜11aにより、TFT30の下側から来る戻り光に対する遮光を行うことができ、同時に下地遮光膜11aと部分遮光膜401や容量線300或いはデータ線6aの内面との間で、内面反射光や多重反射光が発生するのを効果的に防止できる。加えて本実施形態では、容量線300の第1膜72及び中継層71aが前述のように光吸収層から構成されている。従って、斜めの入射光L1や前述の戻り光により多少なりとも内面反射光や多重反射光が生じると、これらの光吸収層により吸収除去可能である。

【0089】以上詳細に説明したように、本実施形態により、コントラクトホール85やその付近を通過しようとする光を部分遮光膜401で遮光すること等で、耐光性を高めることにより、画素スイッチング用TFT30の光リーク電流による特性劣化を低減でき、最終的にコントラスト比が高く且つ明るく高品位の画像表示が可能となる。

【0090】以上説明した実施形態では、蓄積容量70の固定電位側電極を含む容量線300を、内蔵遮光膜とする構成を採用しているが、蓄積容量70の画素電位側電極を内蔵遮光膜として構成することも可能であり、或いは画素電極9aとTFT30とを中継接続する中継層を内蔵遮光膜として構成することも可能である。いずれの場合にも、高融点金属膜等の導電性の遮光膜から画素電位側容量電極或いは中継層を形成すればよい。

【0091】以上説明した実施形態では、図3に示したように多数の導電層を積層することにより、画素電極9aの下地面(即ち、第3層間絶縁膜43の表面)におけるデータ線6aや走査線3aに沿った領域に段差が生じるのを、TFTアレイ基板10に溝10cvを掘ることで緩和しているが、これに変えて又は加えて、下地絶縁膜12、第1層間絶縁膜41、第2層間絶縁膜42、第3層間絶縁膜43に溝を掘って、データ線6a等の配線やTFT30等を埋め込むことにより平坦化処理を行ってもよいし、第3層間絶縁膜43や第2層間絶縁膜42の上面の段差をCMP(Chemical Mechanical Polishing)処理等で研磨することにより、或いは有機SOGを用いて平らに形成することにより、当該平坦化処理を行ってもよい。

【0092】更に以上説明した実施形態では、画素スイッチング用TFT30は、好ましくは図3に示したようにLDD構造を持つが、低濃度ソース領域1b及び低濃度ドレイン領域1cに不純物の打ち込みを行わないオフセット構造を持ってよいし、走査線3aの一部からなる

50

(10)

17

ゲート電極をマスクとして高濃度で不純物を打ち込み、自己整合的に高濃度ソース及びドレイン領域を形成するセルファアライン型のTFTであってもよい。また本実施形態では、画素スイッチング用TFT30のゲート電極を高濃度ソース領域1d及び高濃度ドレイン領域1e間に1個のみ配置したシングルゲート構造としたが、これらの間に2個以上のゲート電極を配置してもよい。このようにデュアルゲート或いはトリプルゲート以上でTFTを構成すれば、チャネルとソース及びドレイン領域との接合部の光リーク電流を防止でき、オフ時の電流を低減することができる。

【0093】(第2実施形態) 次に、本発明の第2実施形態について図7を参照して説明する。ここに図7は、第2実施形態における、図2のA-A'断面に対応する個所の断面図である。また、図7に示す第2実施形態では、図3に示した第1実施形態と同様の構成要素には同様の参照符号を付し、その説明は省略する。

【0094】図7において、第2実施形態の電気光学装置では、部分遮光膜402が画素電極9aの上側に配置されている。この場合、部分遮光膜402は導電性である必要はない。但し、部分遮光膜402の位置が配向膜16のみを隔てて液晶層50に近接しているので、この実施形態では、液晶層50に接触してもこれを劣化させない液晶に対して化学的に安定した材料から部分遮光膜402を形成するのが望ましい。その他の構成については、図1から図3を参照して説明した第1実施形態と同様である。

【0095】このように部分遮光膜402を画素電極9aの上側に配置しても、コンタクトホール85やその付近を通過しようとする光を遮光でき、高い遮光性能が得られる。

【0096】(第3実施形態) 次に、本発明の第3実施形態について図8を参照して説明する。ここに図8は、第3実施形態における、図2のA-A'断面に対応する個所の断面図である。また、図8に示す第3実施形態では、図3に示した第1実施形態と同様の構成要素には同様の参照符号を付し、その説明は省略する。

【0097】図8において、第3実施形態の電気光学装置では、コンタクトホール85及びその付近には、画素電極9aが形成されておらず、部分遮光膜403が単独で形成されている。そして、部分遮光膜403の縁部分が画素電極9aに重ねられることで両者間における電気的接続がとられている。この場合、部分遮光膜403のみがコンタクトホール85内に配線されるので、部分遮光膜403は導電性の高い材料からなることが望ましい。更に、この実施形態でも第2実施形態の場合と同様に、液晶層50に接触してもこれを劣化させない材料から部分遮光膜403を形成するのが望ましい。その他の構成については、図1から図3を参照して説明した第1実施形態と同様である。

18

【0098】このように、コンタクトホール85及びその付近における画素電極9部分を、部分遮光膜403で置き換えることによっても、コンタクトホール85やその付近を通過しようとする光を遮光でき、高い遮光性能が得られる。

【0099】(第4実施形態) 次に、本発明の第4実施形態について図9を参照して説明する。ここに図9は、第4実施形態における、図2のA-A'断面に対応する個所の断面図である。また、図9に示す第4実施形態では、図3に示した第1実施形態と同様の構成要素には同様の参照符号を付し、その説明は省略する。

【0100】図9において、第4実施形態の電気光学装置では、部分遮光膜404が中継層71aの下側に配置されている。この場合、部分遮光膜404は、導電性があつてもなくともよい。その他の構成については、図1から図3を参照して説明した第1実施形態と同様である。

【0101】このように部分遮光膜404を中継層71aの下側に配置しても、コンタクトホール85やその付近を通過しようとする光を遮光でき、特にTFT30に近接した積層位置において遮光を行なうことにより、より高い遮光性能が得られる。

【0102】(第5実施形態) 次に、本発明の第5実施形態について図10及び図11を参照して説明する。ここに図10は、第5実施形態における、図2のA-A'断面に対応する個所の断面図であり、図11は、図10のC部分の拡大断面図である。また、図10に示す第5実施形態では、図3に示した第1実施形態と同様の構成要素には同様の参照符号を付し、その説明は省略する。

【0103】図10において、第5実施形態の電気光学装置では、中継層71a'が部分遮光膜405及び導電層406を含む多層膜から構成されている。ここで、部分遮光膜405は、第1実施形態の部分遮光膜401と同様に金属膜からなり、導電層406は、第1実施形態における中継層71aと同様に導電性シリコン膜からなる。その他の構成については、図1から図3を参照して説明した第1実施形態と同様である。

【0104】このように中継層71a'の多層構造中に部分遮光膜405を含む構成としても、コンタクトホール85やその付近を通過しようとする光を遮光でき、特にTFT30に近接した積層位置において遮光を行なうことにより、より高い遮光性能が得られる。

【0105】第5実施形態では特に、中継層71a'の多層構造中で部分遮光膜405を下側に配置するのが好ましい。このように構成すれば、導電性シリコン膜からなる導電膜406が誘電体膜75の直近に配置されるので、金属膜からなる部分遮光膜405から金属イオン等が、誘電体膜75に侵入するのを防止できる。

【0106】この観点からは更に図11に示すように、部分遮光膜405の誘電体膜75側に向く表面及び端面

(11)

19

が誘電体膜 7 5 に接触しないように導電性シリコン膜からなる導電膜 4 0 6 が部分遮光膜 4 0 5 を誘電体膜 7 5 側から覆うのがより好ましい。即ち、図 1 1 で、導電膜 4 0 6 を部分遮光膜 4 0 5 よりも、長さ  $\Delta d$  だけ左側に、長く形成するとよい。これにより、部分遮光膜 4 0 5 から金属イオン等が、誘電体膜 7 5 に侵入するのをより確実に防止できる。

【0107】尚、第5実施形態では、中継層 7 1 a' を部分遮光膜 4 0 5 を含む多層膜から構成したが、中継層自体を導電性の遮光膜から形成して、部分遮光膜を兼ねるようにしてよい。この場合には、中継層と誘電体膜 7 5 との接触を避けるために、蓄積容量 7 0 の画素電位側容量電極を中継層と別個に形成してもよい。

【0108】(電気光学装置の全体構成) 以上のように構成された各実施形態における電気光学装置の全体構成を図 1 2 及び図 1 3 を参照して説明する。尚、図 1 2 は、TFTアレイ基板 1 0 をその上に形成された各構成要素と共に対向基板 2 0 の側から見た平面図であり、図 1 3 は、図 1 2 の H-H' 断面図である。

【0109】図 1 3 において、TFTアレイ基板 1 0 の上には、シール材 5 2 がその縁に沿って設けられており、その内側に並行して、画像表示領域 1 0 a の周辺を規定する額縁としての遮光膜 5 3 が設けられている。シール材 5 2 の外側の領域には、データ線 6 a に画像信号を所定タイミングで供給することによりデータ線 6 a を駆動するデータ線駆動回路 1 0 1 及び外部回路接続端子 1 0 2 が TFTアレイ基板 1 0 の一辺に沿って設けられており、走査線 3 a に走査信号を所定タイミングで供給することにより走査線 3 a を駆動する走査線駆動回路 1 0 4 が、この一辺に隣接する 2 辺に沿って設けられている。走査線 3 a に供給される走査信号遅延が問題にならないのならば、走査線駆動回路 1 0 4 は片側だけでも良いことは言うまでもない。また、データ線駆動回路 1 0 1 を画像表示領域 1 0 a の辺に沿って両側に配列してもよい。更に TFTアレイ基板 1 0 の残る一辺には、画像表示領域 1 0 a の両側に設けられた走査線駆動回路 1 0 4 間をつなぐための複数の配線 1 0 5 が設けられている。また、対向基板 2 0 のコーナー部の少なくとも 1 箇所においては、TFTアレイ基板 1 0 と対向基板 2 0 との間で電気的に導通をとるための導通材 1 0 6 が設けられている。そして、図 1 3 に示すように、図 1 2 に示したシール材 5 2 とほぼ同じ輪郭を持つ対向基板 2 0 が当該シール材 5 2 により TFTアレイ基板 1 0 に固着されている。

【0110】尚、TFTアレイ基板 1 0 上には、これらのデータ線駆動回路 1 0 1、走査線駆動回路 1 0 4 等に加えて、複数のデータ線 6 a に画像信号を所定のタイミングで印加するサンプリング回路、複数のデータ線 6 a に所定電圧レベルのプリチャージ信号を画像信号に先行して各々供給するプリチャージ回路、製造途中や出荷時

20

の当該電気光学装置の品質、欠陥等を検査するための検査回路等を形成してもよい。

【0111】以上図 1 から図 1 3 を参照して説明した実施形態では、データ線駆動回路 1 0 1 及び走査線駆動回路 1 0 4 を TFTアレイ基板 1 0 の上に設ける代わりに、例えば TAB (Tape Automated bonding) 基板上に実装された駆動用 L S I に、TFTアレイ基板 1 0 の周辺部に設けられた異方性導電フィルムを介して電気的及び機械的に接続するようにしてもよい。また、対向基板 2 0 の投射光が入射する側及び TFTアレイ基板 1 0 の出射光が出射する側には各々、例えば、TN モード、VA (Vertically Aligned) モード、P D L C (Polymer Dispersed Liquid Crystal) モード等の動作モードや、ノーマリーホワイトモード/ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の方向で配置される。

【0112】以上説明した実施形態における電気光学装置は、プロジェクタに適用されるため、3 枚の電気光学装置が RGB 用のライトバルブとして各々用いられ、各ライトバルブには各々 RGB 色分解用のダイクロイックミラーを介して分解された各色の光が投射光として各々入射されることになる。従って、各実施形態では、対向基板 2 0 に、カラーフィルタは設けられていない。しかしながら、画素電極 9 a に対向する所定領域に RGB のカラーフィルタをその保護膜と共に対向基板 2 0 上に形成してもよい。このようにすれば、プロジェクタ以外の直視型や反射型のカラー電気光学装置について、各実施形態における電気光学装置を適用できる。また、対向基板 2 0 上に 1 画素 1 個対応するようにマイクロレンズを形成してもよい。あるいは、TFTアレイ基板 1 0 上の RGB に対応する画素電極 9 a 下にカラージェラジスト等でカラーフィルタ層を形成することも可能である。このようにすれば、入射光の集光効率を向上することで、明るい電気光学装置が実現できる。更にまた、対向基板 2 0 上に、何層もの屈折率の相違する干渉層を堆積することで、光の干渉を利用して、RGB 色を作り出すダイクロイックフィルタを形成してもよい。このダイクロイックフィルタ付き対向基板によれば、より明るいカラー電気光学装置が実現できる。

【0113】本発明は、上述した実施形態に限られるものではなく、請求の範囲及び明細書全体から読み取れる発明の要旨或いは思想に反しない範囲で適宜変更可能であり、そのような変更を伴なう電気光学装置もまた本発明の技術的範囲に含まれるものである。

#### 【図面の簡単な説明】

【図 1】本発明の第 1 実施形態の電気光学装置における画像表示領域を構成するマトリクス状の複数の画素に設けられた各種素子、配線等の等価回路である。

【図 2】第 1 実施形態の電気光学装置におけるデータ線、走査線、画素電極等が形成された TFTアレイ基板

(12)

21

の相隣接する複数の画素群の平面図である。

【図3】図2のA-A'断面図である。

【図4】第1実施形態における容量線、データ線、部分遮光膜及び下側遮光膜を抽出し且つ拡大して示す図式的な平面図である。

【図5】図4のB-B'断面における、遮光の様子を示す図式的な断面図である。

【図6】比較例における図4のB-B'断面に対応する個所の図式的な断面図である。

【図7】第2実施形態における図2のA-A'断面に対応する個所の断面図である。

【図8】第3実施形態における図2のA-A'断面に対応する個所の断面図である。

【図9】第4実施形態における図2のA-A'断面に対応する個所の断面図である。

【図10】第5実施形態における図2のA-A'断面に対応する個所の断面図である。

【図11】図10のC部分の拡大断面図である。

【図12】実施形態の電気光学装置におけるTFTアレイ基板をその上に形成された各構成要素と共に対向基板の側から見た平面図である。

【図13】図12のH-H'断面図である。

#### 【符号の説明】

1 a …半導体層

1 a …チャネル領域

1 b …低濃度ソース領域

22

1 c …低濃度ドレン領域

1 d …高濃度ソース領域

1 e …高濃度ドレン領域

2 …絶縁薄膜

3 a …走査線

6 a …データ線

9 a …画素電極

10 …TFTアレイ基板

10c v …溝

11 a …下側遮光膜

12 …下地絶縁膜

16 …配向膜

20 …対向基板

21 …対向電極

22 …配向膜

30 …TFT

50 …液晶層

70 …蓄積容量

71 a …中継層

71 b …中継層

72 …容量線の第1膜

73 …容量線の第2膜

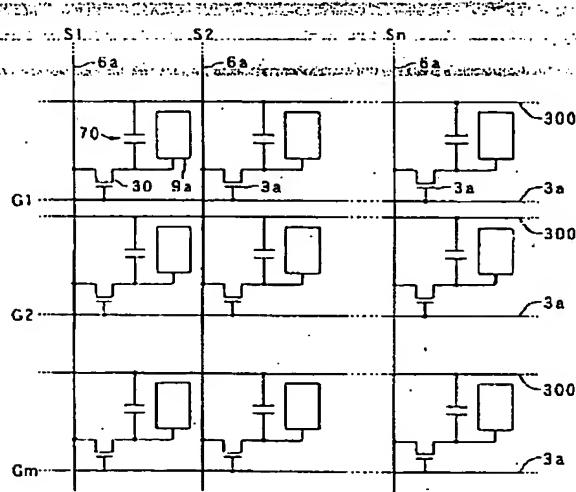
75 …誘電体膜

81、82、83、85 …コンタクトホール

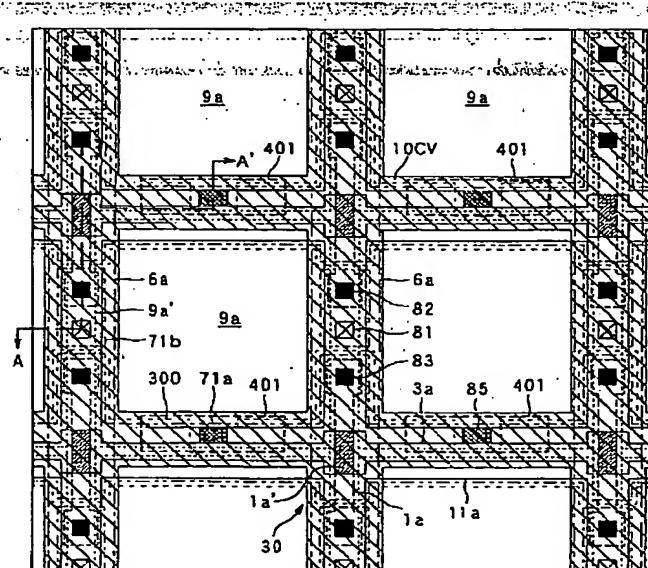
300 …容量線

401 ~ 405 …部分遮光膜

【図1】

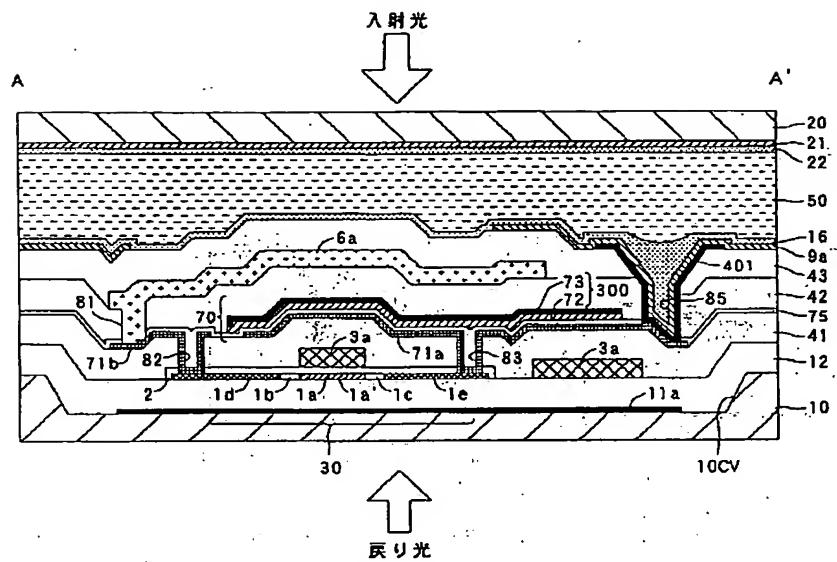


【図2】

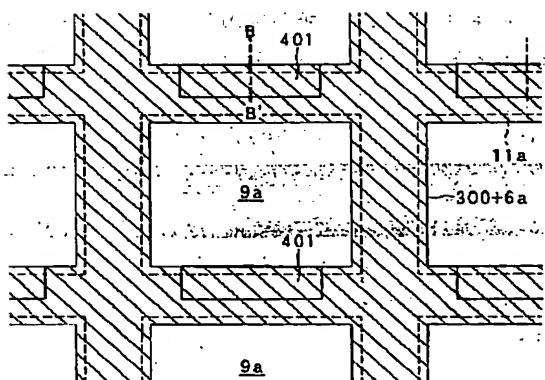


(13)

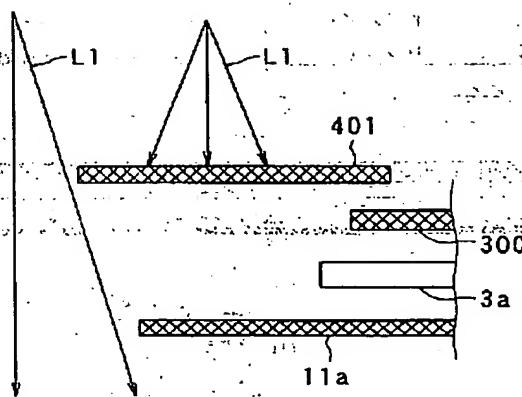
【図3】



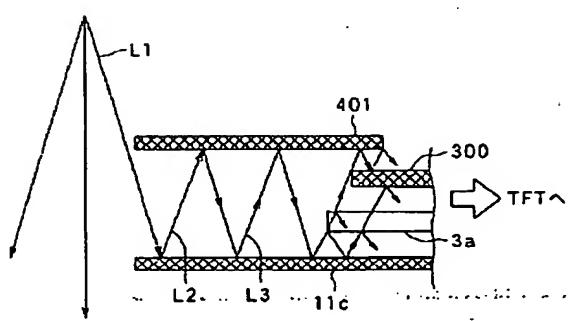
【図4】



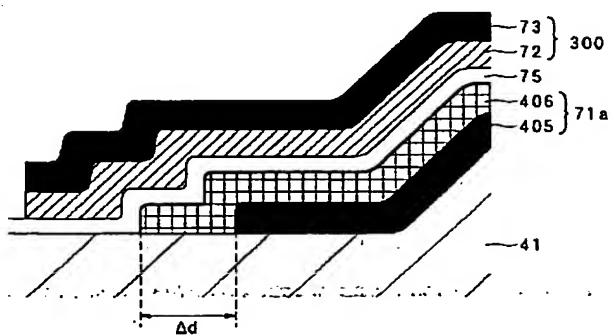
【図5】



【図6】

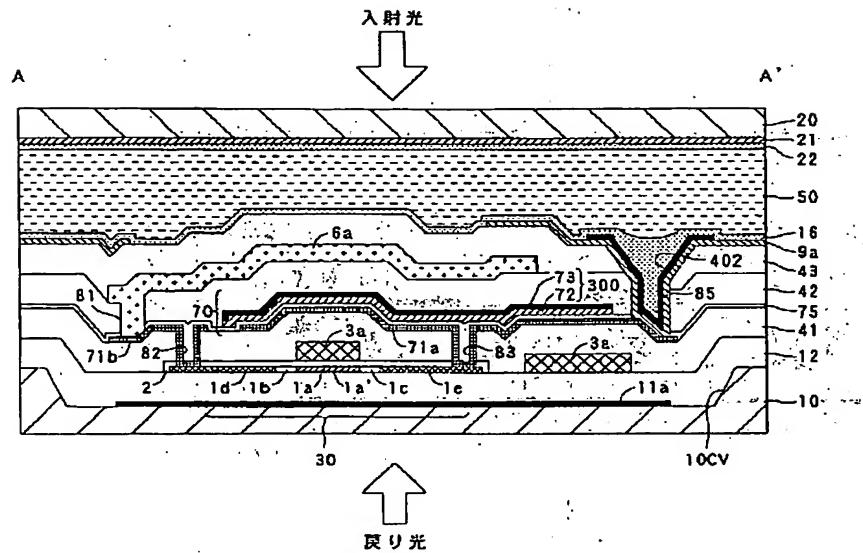


【図11】

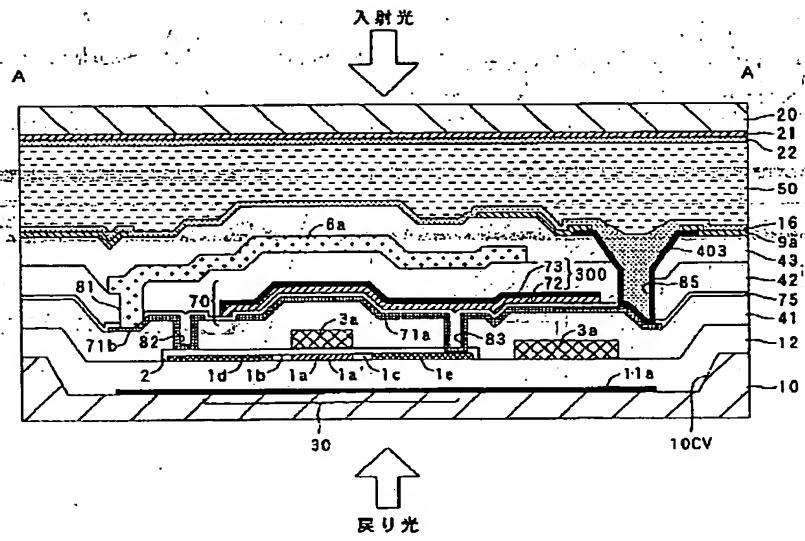


(14)

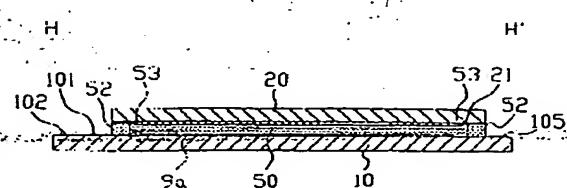
【図7】



【図8】

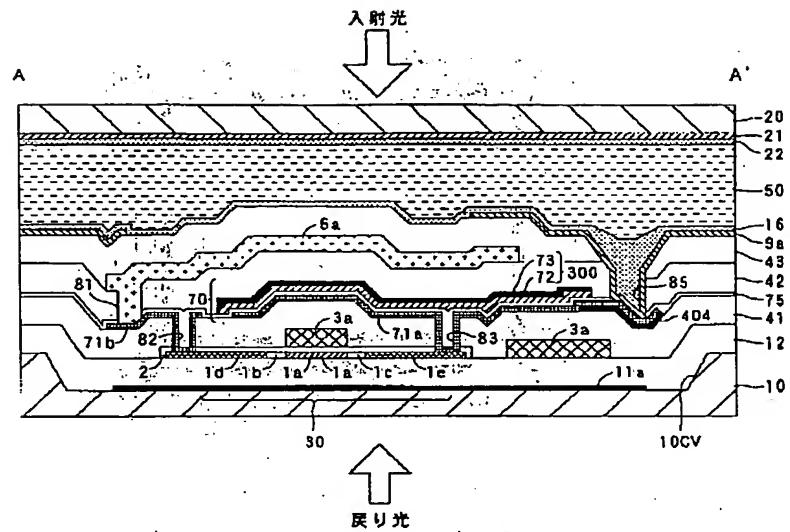


【図1-3】

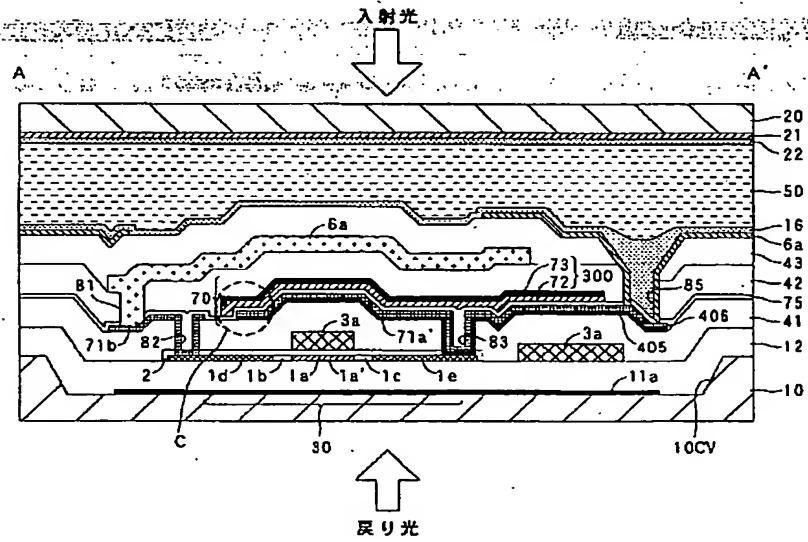


(15)

【図9】

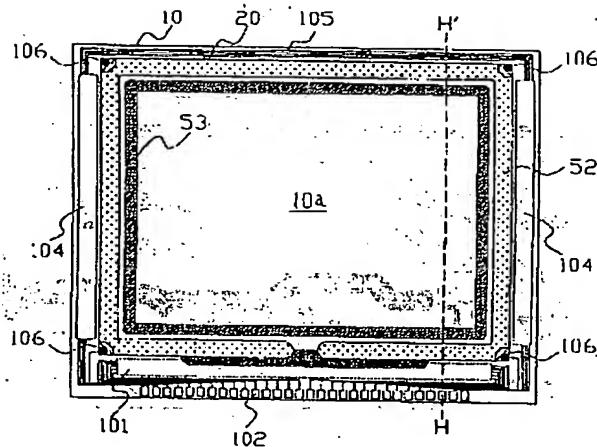


【図10】



(16)

【図12】



フロントページの続き

F ターミナル(参考) 2H092 JA25 JA26 JA46 JB22 JB31  
JB51 JB56 JB68 JB69 KB11  
PA03 PA06 PA07 PA08 QA07  
5C094 AA02 AA31 AA60 BA03 BA43  
CA19 EA04 EA05 EB02 ED15  
5F110 AA06 BB01 BB02 CC02 DD02  
DD03 DD05 EE28 HL02 HL03  
HL04 HL05 HL06 HL08 HL11  
HM14 HM15 NN03 NN22 NN42  
NN44 NN45 NN46 NN47 NN48  
NN72 NN73 QQ11 QQ19

【公開番号】特開2002-72925  
【公報種別】特許法第17条の2の規定による補正の掲載  
【S T公報種別】A5  
【公開日】2002年(2002)3月12日  
【出願番号】特願2000-263561  
【発行日】2004年(2004)12月24日  
【部門区分】第6部門第2区分  
【国際特許分類第7版】

G09F 9/30  
G02F 1/1368  
H01L 29/786

【F I】

G09F 9/30 349 C  
G09F 9/30 338  
G02F 1/136 500  
H01L 29/78 612 C  
H01L 29/78 619 B

【手続補正書】

【提出日】2004年(2004)1月16日

【手続補正1】

【補正対象書類名】明細書  
【補正対象項目名】発明の名称  
【補正方法】変更  
【補正の内容】

【発明の名称】電気光学装置およびプロジェクタ【手続補正2】

【補正対象書類名】明細書  
【補正対象項目名】特許請求の範囲  
【補正方法】変更  
【補正の内容】

【特許請求の範囲】

【請求項1】

基板上に、  
透明な画素電極と、  
該画素電極にコンタクトホールを介して接続された薄膜トランジスタと、  
前記画素電極と前記薄膜トランジスタとの間に層間絶縁膜を介して積層されて  
おり前記薄膜トランジスタの少なくともチャネル領域を上方から覆うと共に平面的に見て前記コンタクトホールを避  
けるように切り欠かれている内蔵遮光膜と、  
平面的に見て前記内蔵遮光膜が切り欠かれている領域を覆う部分遮光膜とを具備し、  
前記内蔵遮光膜は、少なくとも遮光層と光吸収層とからなり、前記光吸収層は前記薄膜トランジスタに対向する側に  
設けられていることを特徴とする電気光学装置。

【請求項2】

前記内蔵遮光膜は少なくとも部分的に、前記画素電極に蓄積容量を付加するための容量線と同一膜からなることを特  
徴とする請求項1に記載の電気光学装置。

【請求項3】

前記内蔵遮光膜は少なくとも部分的に、前記薄膜トランジスタに接続されたデータ線と同一膜からなることを特徴と  
する請求項1又は2に記載の電気光学装置。

【請求項4】

前記部分遮光膜は、導電性の遮光膜からなると共に前記画素電極の直下に積層されており

(2)

3

0

4

前記画素電極は、前記部分遮光膜を介して前記コンタクトホールにより接続されていることを特徴とする請求項1又は2のいずれか一項に記載の電気光学装置。

【請求項5】

前記部分遮光膜は、平面的に見て前記内蔵遮光膜が切り欠かれている領域に加えてその周囲に広がる所定範囲を覆うことを特徴とする請求項1から4のいずれか一項に記載の電気光学装置。

【請求項6】

前記画素電極と前記薄膜トランジスタとを中継接続する中間導電層を更に備えており、

前記コンタクトホールは、前記画素電極と前記中間導電層とを接続することを特徴とする請求項1から5のいずれか一項に記載の電気光学装置。

【請求項7】

前記薄膜トランジスタに接続されたデータ線を更に備えており、

前記内蔵遮光膜は、前記データ線に交差して伸びる本線部を含み、

前記内蔵遮光膜、前記部分遮光膜及び前記データ線により各画素の非開口領域が規定されることを特徴とする請求項1から6のいずれか一項に記載の電気光学装置。

【請求項8】

基板上に、

透明な画素電極と、

該画素電極にコンタクトホールを介して接続された薄膜トランジスタと、

前記コンタクトホールに形成された遮光部材と

を備えたことを特徴とする電気光学装置。

【請求項9】

前記遮光部材は、前記薄膜トランジスタと前記画素電極とを電気的に接続する導電性の遮光部材からなることを特徴とする請求項8に記載の電気光学装置。

【請求項10】

前記遮光部材は、前記コンタクトホールの開口部から平面的に延びる縁部を備えることを特徴とする請求項8又は9に記載の電気光学装置。

【請求項11】

請求項1から10のいずれか一項に記載の電気光学装置を内蔵したことを特徴とするプロジェクト。

# PATENT ABSTRACTS OF JAPAN

(11)Publication number :

2002-072925

(43)Date of publication of application : 12.03.2002

(51)Int.Cl.

G09F 9/30

G02F 1/1368

H01L 29/786

(21)Application number : 2000-263561

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 31.08.2000

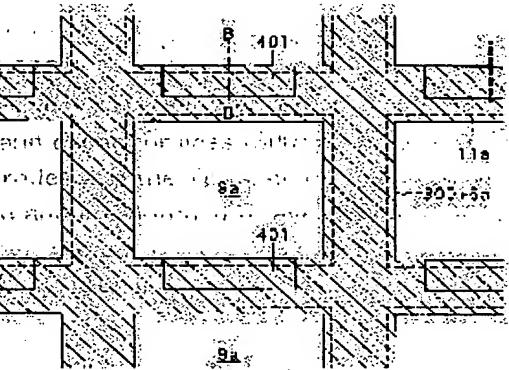
(72)Inventor : SATO TAKASHI

## (54) ELECTRO-OPTIC DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To display high-grade images by enhancing the light resistance at contact holes for electrically connecting pixel electrodes of an electro-optic device, such as a liquid crystal device, and near these holes.

**SOLUTION:** The electro-optic device has the transparent pixel electrodes (9a), TFTs (30) connected thereto through the contact holes (85) and capacitor lines (300) which are laminated between the pixel electrodes and the TFTs, cover the channel regions of the TFTs from above and are notched to avert the contact holes when flatly viewed. Further, the device has partial light shielding films (401) to cover the notched regions.



## LEGAL STATUS

[Date of request for examination] 16.01.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3731460

[Date of registration] 21.10.2005

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

\* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

## CLAIMS

---

### [Claim(s)]

[Claim 1] The thin film transistor connected to the transparent pixel electrode and this pixel electrode through the contact hole on the substrate, The laminating is carried out through the interlayer insulation film between said pixel electrodes and said thin film transistors. The built-in light-shielding film of said thin film transistor cut and lacked so that a channel field may be superficially seen with a wrap from the upper part at least and said contact hole may be avoided, It is the electro-optic device which it sees superficially, and a wrap partial light-shielding film is provided, and said built-in light-shielding film consists of a protection-from-light layer and a light absorption layer at least the field which said built-in light-shielding film cuts and lacks, and is characterized by preparing said light absorption layer in the side which counters said thin film transistor.

[Claim 2] Said built-in light-shielding film is an electro-optic device according to claim 1 characterized by consisting of the same film as the capacity line for adding storage capacitance to said pixel electrode partially at least.

[Claim 3] Said built-in light-shielding film is an electro-optic device according to claim 1 or 2 characterized by consisting of the same film as the data line connected to said thin film transistor partially at least.

[Claim 4] It is an electro-optic device given in claim 1 which the laminating is carried out directly under said pixel electrode while said partial light-shielding film consists of a conductive light-shielding film, and is characterized by said pixel electrode being connected by said contact hole through said partial light-shielding film, or any 1 term of 2.

[Claim 5] Said partial light-shielding film is an electro-optic device according to claim 4 characterized by being covered from the upper part with said pixel electrode.

[Claim 6] Said partial light-shielding film is an electro-optic device given in any 1 term of claims 1-5 characterized by seeing superficially and covering the predetermined range which spreads to the perimeter in addition to the field which said built-in light-shielding film cuts and lacks.

[Claim 7] It is an electro-optic device given in any 1 term of claims 1-6 which are further equipped with the middle conductive layer which carries out trunk connection of said pixel electrode and said thin film transistor, and are characterized by said contact hole connecting said pixel electrode and said middle conductive layer.

[Claim 8] The electro-optic device according to claim 7 characterized by building the storage capacitance connected to said pixel electrode by carrying out opposite arrangement of said a part of middle conductive layer and said a part of built-in light-shielding film through a dielectric film as a pixel potential side capacity electrode and a fixed potential side capacity electrode, respectively.

[Claim 9] Said partial light-shielding film is an electro-optic device according to claim 7 or 8 characterized by carrying out the laminating directly under said middle conductive layer.

[Claim 10] Said middle conductive layer is an electro-optic device according to claim 7 or 8 characterized by consisting of a conductive light-shielding film and serving as said partial light-shielding film.

[Claim 11] It is the electro-optic device according to claim 7 or 8 which said middle conductive layer

has the multilayer structure containing a light-shielding film, and is characterized by said partial light-shielding film consisting of a light-shielding film in said multilayer structure.

[Claim 12] It is the electro-optic device according to claim 8 which said middle conductive layer has the multilayer structure containing a metallic light-shielding film and the metallic conductive silicon film, and said partial light-shielding film consists of a light-shielding film in said multilayer structure, and is characterized by arranging said conductive silicon film at the latest of said dielectric film.

[Claim 13] The electro-optic device according to claim 12 characterized by said conductive silicon film covering said partial light-shielding film from said dielectric film side so that the front face and end face suitable for said dielectric film side of said partial light-shielding film may not contact said dielectric film.

[Claim 14] It is an electro-optic device given in any 1 term of claims 1-13 which are further equipped with the data line connected to said thin film transistor, and are characterized by specifying the non-opening field of each pixel by said built-in light-shielding film, said partial light-shielding film, and said data line including the main track section which said built-in light-shielding film intersects said data line, and is extended.

[Claim 15] It is arranged at said thin film transistor bottom on said substrate, and can set in the part of said thin film transistor where it has the protection-from-light layer besides a wrap further, a channel field is seen superficially at least; and said partial light-shielding film specifies said non-opening field — said — others — the electro-optic device according to claim 14 characterized by the profile of a light-shielding film retreating inside said non-opening field rather than the profile of said partial light-shielding film.

[Claim 16] The electro-optic device characterized by having the thin film transistor connected to the transparent pixel electrode and this pixel electrode through the contact hole on the substrate, and the protection-from-light member formed in said contact hole.

[Claim 17] Said protection-from-light member is an electro-optic device according to claim 16 characterized by consisting of a conductive protection-from-light member which connects electrically said thin film transistor and said pixel electrode.

[Claim 18] Said protection-from-light member is an electro-optic device according to claims 16 or 17 characterized by having the edge which extends superficially from opening of said contact hole.

[Translation done.]

#### \* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

#### DETAILED DESCRIPTION

---

##### [Detailed Description of the Invention]

###### [0001]

[Field of the Invention] This invention belongs to the technical field of the electro-optic device of a active-matrix drive method, and belongs to the technical field of the electro-optic device of the format especially equipped with the thin film transistor for pixel switching (TFT is called suitably below Thin Film Transistor) into the laminated structure on a substrate.

[0002]

[Description of the Prior Art] In the electro-optic device of a TFT active-matrix drive format, if incident light is irradiated by the channel field of TFT for pixel switching established in each pixel, optical leakage current will occur in excitation by light, and the property of TFT will change. It becomes important to shade the incident light to the channel field and its boundary region of TFT especially, in the case of the electro-optic device for the light valves of a projector, since the reinforcement of incident light is high. Then, it is constituted so that the channel field which starts by the light-shielding film which specifies the opening field of each pixel established in the opposite substrate, and its boundary region may be shaded conventionally.

[0003] the built-in light-shielding film prepared on [ instead of an opposite substrate side ] the TFT array substrate in order especially to attain high numerical aperture-ization (that is, raise the ratio of the opening field in each pixel) of a pixel recently -- or the technique which shades the starting channel field and its boundary region with the data line which consists of metal membranes, such as aluminum (aluminum), while passing through a TFT top is also developed. According to this technique, the protection-from-light engine performance to the light which can shade by approaching TFT compared with the case where it shades by the opposite substrate side, and does not need to take a margin greatly in consideration of the gap at the time of the lamination of both substrates further, in addition carries out incidence aslant in a substrate side is also raised. For this reason, the formation field of a light-shielding film can be stopped small, and it is supposed that it is possible to attain high numerical aperture-ization of a pixel, without dropping the protection-from-light engine performance.

[0004] [Problem(s) to be Solved by the Invention]. However, it is necessary to connect TFT for pixel switching, and a pixel electrode by the contact hole through a direct or junction layer. Therefore, it is necessary to cut and to lack the built-in light-shielding film by which a laminating is carried out between TFT(s) and the pixel electrodes in the laminated structure on a substrate so that the starting contact hole may be avoided. Then, in the electro-optic device especially equipped with the transparent pixel electrode, in the field which the built-in light-shielding film in this contact hole and its neighborhood cuts and was cut and lacked, an optical omission will arise and carry out and a contrast ratio will also fall.

[0005] Furthermore, since such a built-in light-shielding film cuts and light arrives at the channel field of TFT through the lacked field, change of the transistor characteristics by generating of the optical leakage current like \*\*\*\* will arise, and image grace will fall. It is actualization \*\*\*\*\* to extent which can check degradation of image grace by looking by generating of the optical leakage current which takes for attaining highly- minute-izing of an electro-optic device, or detailed-ization of a pixel pitch in order to meet a general request called high-definition-izing of a display image in recent years especially, for example, originates in an about 1000 luxs slight light.

[0006] Thus, there is a trouble that protection from light sufficient in the built-in light-shielding film which must be cut and lacked by relation with a contact hole cannot be performed.

[0007] This invention is made in view of an above-mentioned trouble, and it excels in lightfastness also in the contact hole for connecting a pixel electrode electrically, and its neighborhood, and let it be a technical problem to offer the electro-optic device in which high-definition image display is possible.

[0008]

[Means for Solving the Problem] In order that the electro-optic device of this invention may solve the above-mentioned technical problem, a pixel electrode transparent on a substrate, The thin film transistor connected to this pixel electrode through the contact hole, The laminating is carried out through the interlayer insulation film between said pixel electrodes and said thin film transistors. The built-in light-shielding film of said thin film transistor cut and lacked so that a channel field may be superficially seen with a wrap from the upper part at least and said contact hole may be avoided, It sees superficially, and a wrap partial light-shielding film is provided, said built-in light-shielding film consists of a protection-from-light layer and a light absorption layer at least the field which said built-in light-

shielding film cuts and lacks, and said light absorption layer is prepared in the side which counters said thin film transistor.

[0009] Even if the laminating of the built-in light-shielding film is carried out through the interlayer insulation film between the pixel electrode and the thin film transistor according to the electro-optic device of this invention and there are few thin film transistors, it is a wrap from the upper part about a channel field. And the pixel electrode and the thin film transistor are connected by the contact hole which the built-in light-shielding film cut and was punctured using the lacked field. A built-in light-shielding film cuts, and since the lacked field is covered with the partial light-shielding film, it can shade the light which is going to cut and is going to pass through the transparent pixel electrode which consists of ITO (Indium Tin Oxide) film, for example, and the lacked field concerned by the partial light-shielding film especially here. That is, if the electro-optic device concerned is used as a side to which incident light (for example, incident light in the case of a projector application etc.) carries out incidence of the substrate side with which the built-in light-shielding film and the partial light-shielding film have been arranged, as a whole very high protection-from-light nature will be obtained by shading the light which is going to pass through a contact hole and its neighborhood. Therefore, the optical omission of generating of optical leakage current or a display image in a thin film transistor by the light which passes through such a contact hole and its neighborhood can be prevented effectively.

[0010] Moreover, an internal-organs light-shielding film can prevent reflecting incident light in a light absorption layer; absorbing the scattered light in a light absorption layer; and light carrying out incidence to a thin film transistor. A protection-from-light layer has desirable refractory metals, such as Ti (titanium), Cr (chromium), W (tungsten), Ta (tantalum), Mo (molybdenum); and Pb (lead), and a light absorption layer has a desirable polysilicon side etc.

[0011] In addition, such a built-in light-shielding film and a partial light-shielding film consist of the metal simple substance containing at least one of refractory metals, such as Ti, Cr, W, Ta, Mo (molybdenum), and Pb (lead), an alloy, metal silicide, a polysilicon side, a thing that carried out the laminating of these substances. Or it consists of film containing other metals, such as aluminum, and consists of film containing other materials.

[0012] In other modes of the electro-optic device of this invention, said built-in light-shielding film consists of the same film as the capacity line for adding storage, capacitor concerned to said pixel electrode partially at least.

[0013] According to this mode, it becomes possible [ a line ], since a built-in light-shielding film and a capacity line consist of the same film partially at least to attain simplification of a laminated structure and a production process compared with the case where make the built-in light-shielding film for protection from light in a laminated structure chiefly, and it is crowded. For example, a part of capacity line [ at least ] which comes to contain the electrical conducting material of protection-from-light nature, such as metals, such as a refractory metal and aluminum, and silicide, may serve as a built-in light-shielding film. Or a built-in light-shielding film may consist of same film as the capacity line concerned installed or separated from such a capacity line.

[0014] In other modes of the electro-optic device of this invention, said built-in light-shielding film consists of the same film as the data line connected to said thin film transistor partially at least.

[0015] According to this mode, since a built-in light-shielding film and the data line consist of the same film partially at least, they become possible [ attaining simplification of a laminated structure and a production process ] compared with the case where make the built-in light-shielding film for protection from light in a laminated structure chiefly, and it is crowded. For example, a part of data line [ at least ] which comes to contain the electrical conducting material of protection-from-light nature, such as metals, such as a refractory metal and aluminum, and silicide, may serve as a built-in light-shielding film. Or a built-in light-shielding film may consist of same film as the data line concerned installed or separated from such the data line.

[0016] In other modes of the electro-optic device of this invention, while said partial light-shielding film consists of a conductive light-shielding film, the laminating is carried out directly under said pixel

electrode, and said pixel electrode is connected by said contact hole through said partial light-shielding film.

[0017] According to this mode, the laminating of the partial light-shielding film is carried out directly under the pixel electrode, and a conductive partial light-shielding film and the electric conduction film which constitutes a pixel electrode will be wired by the duplex in a contact hole. Therefore, also when an aspect ratio punctures a high contact hole, the structure which is hard to be cut when the electric conduction film is wired by the duplex inside a contact hole is acquired.

[0018] In this mode, said partial light-shielding film may be covered from the upper part with said pixel electrode.

[0019] Thus, if constituted, since there is completely nothing, that a partial light-shielding film is exposed to the maximum upper layer of the laminated structure on a substrate can carry out before-it-happens prevention of the situation of a metal ion etc. beginning to melt into inside, such as liquid crystal, from the metal membrane which constitutes a partial light-shielding film, and degrading liquid crystal etc., most or also when pinching electrooptic material, such as liquid crystal, for example between substrates and opposite substrates concerned.

[0020] In other modes of the electro-optic device of this invention, said partial light-shielding film is a wrap about the predetermined range where it sees superficially and said built-in light-shielding film spreads to the perimeter in addition to the field cut and lacked.

[0021] According to this mode, a partial light-shielding film is that of a wrap about the predetermined range which spreads around the field which the built-in light-shielding film cuts and lacks (namely, an annular perimeter of a contact hole), and can ensure protection from light between a contact hole and a built-in light-shielding film.

[0022] In other modes of the electro-optic device of this invention, it has further the middle conductive layer which carries out trunk connection of said pixel electrode and said thin film transistor, and said middle conductive layer connects said pixel electrode and said middle conductive layer.

[0023] According to this mode, even if between a thin film transistor and pixel electrodes is long by a distance of a contact hole, a middle conductive layer between both is comparatively connectable in two or more in series and one contact hole. For example, a middle conductive layer comes to contain electrical conducting materials, such as metals, such as conductive silicon, a refractory metal, and aluminum, and silicide.

[0024] In the mode equipped with this middle conductive layer, the storage capacitance connected to said pixel electrode may be built by carrying out opposite arrangement of said a part of middle conductive layer and said a part of built-in light-shielding film through a dielectric film as a pixel electrode and a potential side capacity electrode and a fixed potential side capacity electrode, respectively.

[0025] Thus, if constituted, since storage capacitance can be built using a middle conductive layer and a built-in light-shielding film, it becomes possible chiefly the built-in light-shielding film for protection from light, and to attain simplification of a laminated structure and a production process, compared with the case where make the middle conductive layer for junction in a laminated structure chiefly, and it is crowded.

[0026] In the mode equipped with this middle conductive layer, the laminating of said partial light-shielding film may be carried out directly under said middle conductive layer.

[0027] Thus, if constituted, in the laminating location comparatively near a thin film transistor, the light which is going to cut and is going to pass through a transparent pixel electrode and the lacked field concerned can be shaded by the partial light-shielding film by which the laminating was carried out directly under the middle conductive layer.

[0028] In the mode equipped with this middle conductive layer, said middle conductive layer may consist of a conductive light-shielding film, and may serve as said partial light-shielding film.

[0029] Thus, if constituted, in the laminating location comparatively near a thin film transistor, the light which is going to cut and is going to pass through a transparent pixel electrode and the lacked field concerned can be shaded by the partial light-shielding film which consists of a middle conductive layer.

Furthermore, it becomes possible chiefly the partial light-shielding film for protection from light, and to attain simplification of a laminated structure and a production process compared with the case where make the middle conductive layer for junction in a laminated structure chiefly, and it is crowded.

[0030] In the mode equipped with this middle conductive layer, said middle conductive layer has the multilayer structure containing a light-shielding film, and said partial light-shielding film may consist of a light-shielding film in said multilayer structure.

[0031] Thus, if constituted, in the laminating location comparatively near a thin film transistor, the light which is going to cut and is going to pass through a transparent pixel electrode and the lacked field concerned can be shaded by the partial light-shielding film contained in the middle conductive layer which has multilayer structure. Furthermore, it becomes possible chiefly the partial light-shielding film for protection from light, and to attain simplification of a laminated structure and a production process compared with the case where make the middle conductive layer for junction in a laminated structure chiefly, and it is crowded.

[0032] As mentioned above, when building storage capacitance by using a middle conductive layer as a pixel potential side capacity electrode, said middle conductive layer has the multilayer structure containing a metallic light-shielding film and the metallic conductive silicon film, said partial light-shielding film consists of a light-shielding film in said multilayer structure, and, as for said conductive silicon film, being arranged at the latest of said dielectric film is desirable.

[0033] Thus, if constituted, since the conductive silicon film will be arranged at the latest of a dielectric film among the middle conductive layers which have multilayer structure, a metal ion etc. can carry out before it happens prevention of that (and a dielectric film is degraded) which invades into the dielectric film which consists of silicon oxide film, a silicon nitride film, etc. effectively from a metallic light-shielding film among the middle conductive layers which have multilayer structure.

[0034] In this case, said conductive silicon film has that desirable of said dielectric film side to a wrap in said partial light-shielding film so that the front face and end face suitable for said dielectric film side of said partial light-shielding film may not contact said dielectric film further.

[0035] Thus, if constituted, a metal ion etc. can prevent invading into a dielectric film more certainly on etc. side from a metallic light-shielding film among the middle conductive layers which have multilayer structure.

[0036] In other modes of the electro-optic device of this invention, it has further the data line connected to said thin film transistor, and the non-opening field of each pixel is prescribed by said built-in light-shielding film, said partial light-shielding film, and said data line including the main track section which said built-in light-shielding film intersects said data line, and is extended.

[0037] According to this mode, the field which this cut and lacked is specified to the non-opening field of each pixel as the data line extended in the direction of 1, and the built-in light-shielding film containing the main track section which intersects this and is extended from a wrap partial light-shielding film. Therefore, the comparatively easy configuration in the laminated structure on a substrate can prescribe the opening field of each pixel.

[0038] It is arranged at said thin film transistor bottom on said substrate, and the profile of a light-shielding film besides the above in the part of said thin film transistor where it has the protection-from-light layer besides a wrap further, a channel field is seen superficially at least, and said partial light-shielding film specifies said non-opening field may consist of this mode as it is retreating inside said non-opening field rather than the profile of said partial light-shielding film.

[0039] thus -- if constituted -- being concerned -- others -- by the light-shielding film, protection from light to the return light which comes from the thin film transistor bottom can be performed, and protection from light can be performed from the upper and lower sides of a thin film transistor. And since especially the profile of other light-shielding films is retreating inside a non-opening field rather than the profile of a partial light-shielding film, the incident light which carries out incidence aslant somewhat from the upper part escapes from the side of a partial light-shielding film, and the side of a thin film transistor, and it can prevent effectively very much internal reflection light and that this

reflects with the data line etc. further and multiple echo light occurs in the electro-optic device concerned on the top face of other light-shielding films.

[0040] In other modes of the electro-optic device of this invention, it is characterized by having a pixel electrode transparent on a substrate, the thin film transistor connected to this pixel electrode through the contact hole, and the protection-from-light member formed in said contact hole.

[0041] In this mode, it can protect that incidence of the light is carried out to a thin film transistor from a contact hole field, and generating of the optical leakage current of a thin film transistor can be suppressed.

[0042] As one mode of this electro-optic device, said protection-from-light member may consist of conductive protection-from-light members which connect electrically said thin film transistor and said pixel electrode.

[0043] According to this mode, a protection-from-light member can function as a junction member for the electrical installation of a thin film transistor and a pixel electrode.

[0044] Moreover, said protection-from-light member may be equipped with the edge which extends superficially from opening of said contact hole as other modes of this electro-optic device.

[0045] According to this mode, it becomes possible to extend the field which shades incident light at the edge of a protection-from-light member.

[0046] In addition, as a thin film transistor concerning this invention, the so-called top gate mold located in the channel field bottom is sufficient as a gate electrode, and the so-called bottom gate mold located

in the channel field bottom is sufficient as a gate electrode.

[0047] Such an operation and other gains of this invention are made clear from the gestalt of the operation explained below.

[0048] [Embodiment of the Invention] Hereafter, the operation gestalt of this invention is explained based on a drawing. The following operation gestalten apply the electro-optic device of this invention to liquid

crystal equipments, but it is not limited to liquid crystal equipments, and it can be applied to other electro-optic devices.

[0049] (The 1st operation gestalt) The configuration of the electro-optic device in the 1st operation gestalt of this invention is first explained with reference to drawing 3 from drawing 1 to drawing 3. Drawing 1 is equal to circuit, such as various components in two or more pixels formed in the shape of [ which constitutes the image display field of an electro-optic device ] a matrix, and wiring. Drawing 2 is a top view of two or

more pixel groups where the TFT array substrate with which the data line, the scanning line, a pixel electrode, etc. were formed adjoins each other. Drawing 3 is the A-A' sectional view of drawing 2. In addition, in order to make each class and each part material into the magnitude of extent which can be recognized on a drawing, scales are made to have differed for each class or every each part material in drawing 3.

[0050] In drawing 1, TFT30 for carrying out switching control of pixel electrode 9a and the pixel electrode 9a concerned, respectively is formed in two or more pixels formed in the shape of [ which constitutes the image display field of the electro-optic device in this operation gestalt ] a matrix, and data-line 6a to which a picture signal is supplied is electrically connected to the source concerned of TFT30. The picture signals S1, S2, --, Sn written in data-line 6a may be supplied to line sequential, and you may make it supply them to this order for every group to two or more data-line 6a which adjoin each other. Moreover, scanning-line 3a is electrically connected to the gate of TFT30, and it consists of predetermined timing so that the scan signals G1, G2, --, Gm may be impressed to scanning-line 3a in pulse line sequential at this order. It connects with the drain of TFT30 electrically, and pixel electrode 9a writes in the picture signals S1, S2, --, Sn supplied from data-line 6a in TFT30 which is a switching element when only a fixed period closes the switch to predetermined timing. Fixed period maintenance of the picture signals S1, S2, --, Sn of the predetermined level written in the liquid crystal as an example of electrooptic material through pixel electrode 9a is carried out between the counterelectrodes (it mentions later) formed in the opposite substrate (it mentions later). When the

orientation and order of molecular association change with the voltage levels impressed, liquid crystal modulates light and enables a gradation display. The transmission to incident light decreases according to the electrical potential difference impressed in the unit of each pixel when it was in no MARI White mode, if it is in NOMA reeve rack mode, the transmission to incident light will be increased according to the electrical potential difference impressed in the unit of each pixel, and light with the contrast according to a picture signal will carry out outgoing radiation from an electro-optic device as a whole. Here, in order to prevent the held picture signal leaking, storage capacitance 70 is added to the liquid crystal capacity and juxtaposition which are formed between pixel electrode 9a and a counterelectrode. [0051] In drawing 2, on the TFT array substrate of an electro-optic device, two or more transparent pixel electrode 9a (the profile is shown by dotted-line section 9a') is prepared in the shape of a matrix, and data-line 6a and scanning-line 3a are prepared respectively along the boundary of pixel electrode 9a in every direction.

[0052] Moreover, scanning-line 3a is arranged so that channel field 1a' shown in the slash field of a Fig. Nakamigi riser among semi-conductor layer 1a may be countered, and scanning-line 3a functions as a gate electrode (with this operation gestalt, especially scanning-line 3a is broadly formed in the part used as the gate electrode concerned). Thus, TFT30 for pixel switching by which opposite arrangement of the scanning-line 3a was carried out as a gate electrode is formed in the crossing part of scanning-line 3a and data-line 6a at channel field 1a', respectively.

[0053] As shown in drawing 2 and drawing 3, the capacity line 300 has the multilayer structure to which the laminating of the 1st film 72 which consists of conductive polish, recon film, etc., and the 2nd film 73 which consists of metal silicide film containing a refractory metal, etc. was carried out. Among these, the 2nd film 73 has a function as a protection-from-light layer which shades TFT30 from incident light in a TFT [ besides the function as the capacity line 300 or a fixed potential side capacity electrode of TFT30 ].

[0054] Moreover, the 1st film 72 of the capacity line 300 has a function as a light absorption layer, and is arranged between the 2nd film 73 as a protection-from-light layer besides the function as the capacity line 300 or a fixed potential side capacity electrode of storage capacitance 70x and TFT30. On the other hand, to the capacity line 300 junction layer 71a by which opposite arrangement is carried out, through a variable dielectric film 75 has a function as a light absorption layer arranged between the 2nd film 73 as a protection-from-light layer besides the function as a pixel potential side capacity electrode of storage capacitance 70, and TFT30, and has further the function which carries out trunk connection of pixel electrode 9a and the high concentration drain field 1e of TFT30. In addition, the 1st film 72 as these light absorption layers and junction layer 71a consist of the quality of the material with the high rate of light absorption as compared with the 2nd film 73 as protection-from-light layers, such as polish recon film.

[0055] With this operation gestalt, storage capacitance 70 is formed by carrying out opposite arrangement of junction layer 71a as a pixel potential side capacity electrode connected to high concentration drain field 1e (and pixel electrode 9a) of TFT30, and a part of capacity line 300 as a fixed potential side capacity electrode through a dielectric film 75.

[0056] The capacity line 300 was seen superficially and the part which laps with TFT30 from this main track part has projected it under drawing 2 Nakagami including the main track part extended in the shape of a stripe along with scanning-line 3a.

[0057] An example of the light-shielding film in the TFT array substrate 10 consists of data-line 6a which consists of aluminum film etc. and has protection-from-light nature while being extended to the capacity line 300 which consists of the 1st film 72 and the 2nd film 73, and has protection-from-light nature like the above-mentioned while the main track section especially extended in the shape of a stripe in the longitudinal direction in drawing 2 in this way with this operation gestalt is included, and the lengthwise direction in drawing 2 .

[0058] As shown in drawing 2, it cuts and the capacity line 300 by which the laminating was carried out

among both is lacked so that a contact hole 85 may be avoided, so that pixel electrode 9a and junction layer 71a can be connected in a contact hole 85. Therefore, the way things stand, an optical omission may occur in the field in which the capacity line 300 (or built-in light-shielding film) in a contact hole 85 and its perimeter does not exist, or the light which passed through this may result in channel field 1a' of TFT30. However, with this operation gestalt, as shown in drawing 2 and drawing 3, in the field which the capacity line 300 cut and lacked in this way, the laminating of the partial island-like light-shielding film 401 is carried out directly under pixel electrode 9a. That is, the partial light-shielding film 401 is equipped with the edge which extends superficially from opening of a contact hole 85, and the edge is formed in the shape of an island. Therefore, the light which is going to pass through the field which transparent pixel electrode 9a and the capacity line 300 which consist of ITO (Indium Tin Oxide) film etc. cut and lacked is shaded by this partial light-shielding film 401.

[0059] Especially with this operation gestalt, the laminating of the partial light-shielding film 401 is carried out directly under pixel electrode 9a, and pixel electrode 9a is connected to junction layer 71a by the contact hole 85 through the partial light-shielding film 401. For this reason, in a contact hole 85, the conductive partial light-shielding film 401 and the electric conduction film which constitutes pixel electrode 9a will be wired by the duplex (refer to drawing 3 ). Therefore, also when an aspect ratio punctures the high (for example, it is one or more) contact hole 85, reliable duplex wiring is built that it is hard to be cut in a contact hole 85.

[0060] And especially with this operation gestalt, the partial light-shielding film 401 is completely covered with pixel electrode 9a from the upper part (refer to drawing 3). Therefore, since the partial light-shielding film 401 is not exposed into the liquid crystal layer 50, there is nothing for which a metal ion etc. begins to melt in liquid crystal layer 50, grade from the partial light-shielding film 401, and liquid crystal etc. is degraded (the seizure of a screen etc. is started).

[0061] Such a partial light-shielding film 401 consists of the metal simple substance containing at least one of refractory metals, such as Ti, Cr, W, Ta, Mo, and Pb, an alloy, metal-silicide, a polysilicon, side, a thing that carried out the laminating of these, respectively. Or it consists of film containing other metals; as a

[0062] And as shown in drawing 2, by the partial light-shielding film 401 formed in a contact hole 85 and over its perimeter in the shape of an island, and data-line 6a and the capacity line 300 which constitute an example of a built-in light-shielding film like the above-mentioned, it sees superficially and the grid-like protection-from-light layer is constituted, and the opening field which is each pixel is specified.

[0063] On the other hand, bottom light-shielding film 11a is prepared in the TFT30 bottom on the TFT array substrate 10 in the shape of a grid. And channel field 1a of TFT30 is located including a joint with the low concentration source field 1b and low concentration drain field 1c (namely, LDD field) in the crossover field of bottom light-shielding film 11a of the shape of such a grid (to therefore, inside of the crossover field of the built-in light-shielding film of the shape of a grid with the TFT30 bottom mentioned above).

[0064] The 2nd film 73 and bottom light-shielding film 11a which constitute an example of these protection-from-light layers consist of the metal simple substance containing at least one of refractory metals, such as Ti, Cr, W, Ta, Mo, and Pb, an alloy; metal silicide, a polysilicon side, a thing that carried out the laminating of these like the partial light-shielding film 401 mentioned above, respectively. Moreover, an example slack capacity line 300 of the built-in light-shielding film which comes to contain such 2nd film 73 has multilayer structure, since the 1st film 72 is conductive polish recon film, it is not necessary to form from a conductive ingredient about the 2nd film 73 to apply but, and if not only the 1st film 72 but the 2nd film 73 is formed from the electric conduction film, it can carry out [ low \*\*\* ]-izing of the capacity line 300 more.

[0065] Moreover, in drawing 3, the dielectric film 75 arranged between junction layer 71a as a capacity electrode and the capacity line 300 consists of silicon oxide film, such as comparatively thin HTO film of about 5-200nm of thickness, and LTO film, or a silicon nitride film. As long as membranous dependability

is fully acquired from a viewpoint which increases storage capacitance 70, a dielectric film 75 is so good that it is thin.

[0066] The 1st film 72 which it not only functions as a light absorption layer, but constitutes a part of capacity line 300 consists of polish recon film of about 150nm of thickness. Moreover, the 2nd film 73 which it not only functions as a protection-from-light layer, but constitutes a part of other capacity lines 300 consists of tungsten silicide film of about 150nm of thickness. Thus, degradation of a dielectric film 75 can be prevented by constituting the 1st film 72 arranged at the side which touches a dielectric film 75 from polish recon film, and constituting junction layer 71a which touches a dielectric film 75 from polish recon film. For example, if the configuration in which the metal silicide film is temporarily contacted to a dielectric film 75 is taken, metals, such as heavy metal, will enter into a dielectric film 75, and the engine performance of a dielectric film 75 will be degraded. Furthermore, since the quality of a dielectric film 75 will be raised without putting in a photoresist process after formation of a dielectric film 75 if the capacity line 300 is formed continuously in case such a capacity line 300 is formed on a dielectric film 75, it becomes possible to form the dielectric film 75 concerned thinly, and, finally storage capacitance 70 can be increased.

[0067] As shown in drawing 2 and drawing 3, data-line 6a is connected to junction layer 71b for trunk connection through the contact hole 81, and junction layer 71b is further connected to 1d of high concentration source fields electrically through the contact hole 82 among semiconductor layer 1a which consists of polish recon-film. In addition, coincidence formation of the junction layer 71b is carried out from the same film as junction layer 71a with many functions mentioned above.

[0068] Moreover, it is installed in the perimeter from the image display field where pixel electrode 9a has been arranged, it connects with the constant source of potential electrically, and let the capacity line 300 be fixed potential. The constant source of potential of a positive supply or a negative supply is supplied to the data-line drive circuit (it mentions later) which controls the sampling circuit which supplies the scanning-line drive circuit (it mentions later) and picture signal for supplying the scan signal for driving TFT30 to scanning-line 3a as a starting constant source of potential to data-line 6a is enough to be sufficient, and the constant potential supplied to the counterelectrode 21 of the opposite substrate 20 is also available. Furthermore, in order to avoid that the potential fluctuation does not influence to TFT30 also about bottom light-shielding film 11a, it is good to install in the perimeter from an image display field, and to connect with the constant source of potential like the capacity line 300.

[0069] Pixel electrode 9a is electrically connected to high concentration drain field 1e among semiconductor layer 1a through contact holes 83 and 85 by relaying junction layer 71a; namely, -- this operation gestalt -- junction layer 71a -- the function as a pixel potential side capacity electrode of storage capacitance 70, and the function as a light absorption layer -- in addition, the function which carries out trunk connection of the pixel electrode 9a to TFT30 is achieved. Thus, if the junction layers 71a and 71b are used as a junction layer, even if the distance between layers is long to about 2000nm, between both is comparatively connectable good in two or more in-series contact holes of a minor diameter, avoiding the technical difficulty which connects between both in one contact hole, it becomes possible [ raising a pixel numerical aperture ], etching at the time of contact hole puncturing runs, and it is useful also to prevention.

[0070] The electro-optic device is equipped with the transparent TFT array substrate 10 and the transparent opposite substrate 20 by which opposite arrangement is carried out at this in drawing 2 and drawing 3. The TFT array substrate 10 consists of for example, a quartz substrate, a glass substrate, and a silicon substrate, and the opposite substrate 20 consists of a glass substrate or a quartz substrate.

[0071] It sees in the TFT array substrate 10 superficially, and grid-like slot 10cv is dug in it (the bottom of drawing 2 Nakamigi is shown by the slash field of \*\*). Wiring, a component, etc. of scanning-line 3a, data-line 6a, and TFT30 grade are embedded in this slot 10cv. The level difference between the field where wiring, a component, etc. exist, and the field not existing is eased by this, and a poor image, such

as poor orientation of the liquid crystal which finally originated in the level difference, can be reduced. [0072] As shown in drawing 3, pixel electrode 9a is prepared in the TFT array substrate 10, and the orientation film 16 with which predetermined orientation processing of rubbing processing etc. was performed is formed in the bottom. Pixel electrode 9a consists of transparent conductive film, such as for example, ITO (Indium Tin Oxide) film. Moreover, the orientation film 16 consists of organic film, such as for example, polyimide film.

[0073] On the other hand, it crosses to the opposite substrate 20 all over the, the counterelectrode 21 is formed, and the orientation film 22 with which predetermined orientation processing of rubbing processing etc. was performed is formed in the bottom. A counterelectrode 21 consists of transparent conductive film, such as for example, ITO film. Moreover, the orientation film 22 consists of organic film, such as polyimide film.

[0074] You may make it prepare the light-shielding film of the shape of the shape of a grid, and a stripe in the opposite substrate 20. It can prevent more certainly that the incident light from the opposite substrate 20 side invades into channel field 1a', low concentration source field 1b, and low concentration drain field 1c by the light-shielding film on the opposite substrate 20 concerned with the capacity line 300 and data-line 6a which constitute a protection-from-light layer from taking such a configuration like the above-mentioned. furthermore, the field where incident light is irradiated to the light-shielding film on such an opposite substrate 20 at least  $\pi$  high, it serves to prevent the temperature rise of an electro-optic device by forming by the film [\*\*\*\*]. In addition, in this way, the light-shielding film on the opposite substrate 20 is formed so that it may be located inside the protection-from-light layer which sees superficially preferably and consists of a capacity line 300 and data-line 6a. Thereby, the effectiveness of such protection from light and temperature rise prevention is acquired by the light-shielding film on the opposite substrate 20, without lowering the numerical aperture of each pixel.

[0075] Thus, between the TFT array substrates 10 and the opposite substrates 20 which have been arranged so that pixel electrode 9a and the counterelectrode 21 which were constituted may meet, the liquid crystal which is an example of electrooptic material is enclosed with the space surrounded by the below-mentioned sealant, and the liquid crystal layer 50 is formed. The liquid crystal layer 50 takes and carries predetermined orientations condition with the orientation film 16 and 22 in the condition that the electric field from pixel electrode 9a are not impressed. The liquid crystal layer 50 consists of liquid crystal which mixed the pneumatic liquid crystal of a kind or some kinds. It is the adhesives which consist of a photo-setting resin or thermosetting resin in order that a sealant may stick the TFT array substrate 10 and the opposite substrate 20 around those, and gap material, such as glass fiber for making distance between both substrates into a predetermined value or a glass bead, is mixed.

[0076] Furthermore, the substrate insulator layer 12 is formed in the bottom of TFT30 for pixel switching. The substrate insulator layer 12 has the function to prevent change of the property of TFT30 for pixel switching with the dry area at the time of polish of the front face of the TFT array substrate 10, the dirt which remains after washing, by being formed all over the TFT array substrate 10 besides the function which carries out layer insulation of TFT30 from bottom light-shielding film 11a.

[0077] In drawing 3 TFT30 for pixel switching It has LDD (Lightly Doped Drain) structure. Channel field 1a' of semi-conductor layer 1a in which a channel is formed of the electric field from scanning-line 3a and concerned scanning-line 3a, 1d list of high concentration source fields of low concentration source field 1b of the insulating thin film 2 containing the gate dielectric film with which scanning-line 3a and semi-conductor layer 1a are insulated, and semi-conductor layer 1a and low concentration drain field 1c, and semi-conductor layer 1a is equipped with high concentration drain field 1e.

[0078] On scanning-line 3a, the 1st interlayer insulation film 41 with which the contact hole 83 which leads to the contact hole 82 and high concentration drain field 1e which lead to 1d of high concentration source fields was punctured respectively is formed.

[0079] On the 1st interlayer insulation film 41, the capacity line 300 is formed at junction layer 71a and 71b list, and the 2nd interlayer insulation film 42 with which the contact hole 81 and contact hole 85

which lead to the junction layers 71a and 71b, respectively were punctured respectively is formed on these.

[0080] Data-line 6a is formed on the 2nd interlayer insulation film 42, and the 3rd interlayer insulation film 43 with which the contact hole 85 which leads to junction layer 71a was formed is formed on these. Pixel electrode 9a is prepared in the top face of the 3rd interlayer insulation film 43 constituted in this way.

[0081] According to this operation gestalt constituted as mentioned above, if incident light tends to carry out incidence channel field 1a' of TFT30, and near the from the opposite substrate 20 side, it will shade by the capacity line 300 (especially the 2nd film 73) and data-line 6a which constitute an example of a built-in light-shielding film. And the capacity line 300 cuts especially corresponding to the contact hole 85, and since the lacked field is covered with the partial light-shielding film 401, it can shade the light which is going to pass through this field by the partial light-shielding film 401. Therefore, even if powerful incident light, such as incident light in the case of a projector application, carries out incidence, very high protection-from-light nature (for example, about 0.00001 - 0.000001% of permeability) is obtained. Therefore, the optical omission of generating of optical leakage current or a display image in TFT30 by the light which passes through this field can be prevented. On the other hand, from the TFT array substrate 10 side, if return light tends to carry out incidence channel field 1a' of TFT30, and near the bottom, it shades by bottom light-shielding film 11a (in combining two or more electro-optic devices by the projector for the color displays of a double plate type etc. through prism etc. and constituting one optical system especially); since the return light which consists of an incident light part which runs through prism etc. from other electro-optic devices is powerful, it is effective.

[0082] Furthermore, especially with this operation gestalt, since the partial light-shielding film 401 has covered the range quite larger than the field which the capacity line 300 cuts and lacks as shown in drawing 2, it can ensure such protection from light. What is necessary is just to set up the wrap range individually concretely by simulation, experimentally, experientially, and theoretically with such a partial light-shielding film 401 in view of an equipment specification and the protection-from-light nature demanded, in order to make it a slanting light not advance into a substrate from the gap between the vertical, both especially, when the distance between layers between the capacity line 300 and the partial light-shielding film 401 is larger.

[0083] Next, with reference to drawing 6, explanation is further added about the protection from light in this operation gestalt from drawing 4. Drawing 4 is a graph-top view which extracts the capacity line 300, data-line 6a, the partial light-shielding film 401, and bottom light-shielding film 11a, and expands, and is shown, and drawing 5 is the graph-sectional view in the B-B' cross section of drawing 4 showing the situation of protection from light. Moreover, drawing 6 is the graph-sectional view of the part corresponding to the B-B' cross section of drawing 4 in the example of a comparison.

[0084] At drawing 4, the non-pixel opening field specified by the built-in light-shielding film and the partial light-shielding film 401 of the shape of a grid which consists of the capacity line 300 and data-line 6a which shade TFT30 from the upper part is shown by hatching. On the other hand, grid-like bottom light-shielding film 11a is independently shown by the broken line.

[0085] As shown in drawing 4, the non-opening field of each grid-like pixel is specified from the capacity line 300, data-line 6a, and the partial light-shielding film 401. Therefore, the comparatively easy configuration in the laminated structure on the TFT array substrate 10 can prescribe the opening field of each pixel.

[0086] And similarly the formation field of grid-like bottom light-shielding film 11a is located in the formation field of the protection-from-light layer (namely, the capacity electrode 300, data-line 6a, and the partial light-shielding film 401) of the shape top of a grid (that is, it is formed somewhat small and bottom light-shielding film 11a is formed more narrowly than the width of face of the capacity line 300 and data-line 6a). Especially the profile of bottom light-shielding film 11a in the part where the partial light-shielding film 401 specifies a non-opening field is retreating inside a non-opening field rather than

the profile of the partial light-shielding film 401. Therefore, as shown in drawing 5, even if incident light L1 contains the component which carries out incidence aslant somewhat to a substrate side, the incident light L1 which escaped from the side of the partial light-shielding film 401 is reflected by the inside of bottom light-shielding film 11a, and internal reflection light and it can prevent effectively the situation which is further reflected by the inside of the partial light-shielding film 401, and serves as multiple echo light.

[0087] On the other hand, like the example of a comparison shown in drawing 6, temporarily, the profile of bottom light-shielding film 11a so that it may be shown as bottom light-shielding film 11c Supposing it is not retreating inside a non-opening field rather than the profile of the partial light-shielding film 401 If incident light L1 contains the component which carries out incidence aslant to a substrate side, the incident light L1 which escaped from the side of the partial light-shielding film 401 is reflected by the inside of bottom light-shielding film 11a, the internal reflection light L2 will occur, it will be further reflected by the inside of the partial light-shielding film 401, and the multiple echo light L3 will occur. And such an internal reflection light and a multiple echo light may degrade transistor characteristics very much to the channel field of TFT30 while reducing the contrast ratio of a display image.

[0088] Thus, as compared with the example of a comparison of drawing 6, according to this operation gestalt, it can prevent effectively that can perform protection from light to the return light which comes from the TFT30 bottom, and internal reflection light and multiple echo light occur in coincidence by the substrate light-shielding film 11a between the insides of substrate light-shielding film 11a, the partial light-shielding film 401, the capacity line 300, or data-line 6a so that clearly. In addition, the 1st film 72 of the capacity line 300 and junction layer 71a are constituted as mentioned above from the light absorption layer by this operation gestalt. Therefore, if internal reflection light and multiple echo light etc. arises somewhat by slanting incident light L1 and the above-mentioned slanting return light, absorption removal by these light absorption layers is possible.

[0089] As explained to the above detail, by shading the light which is going to pass through a contact hole 85 or its neighborhood by the partial light-shielding film 401 etc., by raising lightfastness property degradation by the optical leakage current of TFT30 for pixel switching can be reduced, and, finally, the bright image display high-definition [high] and [of] a contrast ratio becomes possible according to this operation gestalt.

[0090] Although the configuration which uses the capacity line 300 containing the fixed potential lateral electrode of storage capacitance 70 as a built-in light-shielding film is adopted with the operation gestalt explained above, it is also possible to constitute the pixel potential lateral electrode of storage capacitance 70 as a built-in light-shielding film, or it is also possible to constitute the junction layer which carries out trunk connection of pixel electrode 9a and TFT30 as a built-in light-shielding film. What is necessary is just to form a pixel potential side capacity electrode or a junction layer from conductive light-shielding films, such as refractory metal film, in any case.

[0091] By carrying out the laminating of many conductive layers with the operation gestalt explained above, as shown in drawing 3 Although it is easing by digging slot 10cv to the TFT array substrate 10, that a level difference arises to the field in alignment with data-line 6a and scanning-line 3a in the substrate side (namely, front face of the 3rd interlayer insulation film 43) of pixel electrode 9a Change into this or, in addition, the substrate insulator layer 12, the 1st interlayer insulation film 41, the 2nd interlayer insulation film 42, and the 3rd interlayer insulation film 43 are trenched. By embedding wiring and the TFT30 grade of data-line 6a etc., may perform flattening processing and grinding the level difference of the top face of the 3rd interlayer insulation film 43 or the 2nd interlayer insulation film 42 by CMP (Chemical Mechanical Polishing) processing etc. — or the flattening processing concerned may be performed by forming in Taira and others using organic [SOG].

[0092] Furthermore, although TFT30 for pixel switching has LDD structure with the operation gestalt explained above as preferably shown in drawing 3, you may be TFT of the self aryne mold which may have the offset structure which does not drive an impurity into low-concentration source field 1b and

low-concentration drain field 1c, drives in an impurity by high concentration by using as a mask the gate electrode which consists of a part of scanning-line 3a, and forms the high-concentration source and a drain field in self align. Moreover, although considered as the single gate structure which has arranged one gate electrode of TFT30 for pixel switching among 1d [ of high concentration source fields ], and high concentration drain field 1e with this operation gestalt, two or more gate electrodes may be arranged among these. Thus, if TFT is constituted above the dual gate or the triple gate, the optical leakage current of a joint with a channel, the source, and a drain field can be prevented, and the current at the time of OFF can be reduced.

[0093] (The 2nd operation gestalt) Next, the 2nd operation gestalt of this invention is explained with reference to drawing 7. Drawing 7 is the sectional view [ in / here / the 2nd operation gestalt ] of the part corresponding to the A-A' cross section of drawing 2. Moreover, with the 2nd operation gestalt shown in drawing 7, the same reference mark is given to the same component as the 1st operation gestalt shown in drawing 3, and the explanation is omitted.

[0094] In drawing 7, the partial light-shielding film 402 is arranged with the electro-optic device of the 2nd operation gestalt at the pixel electrode 9a bottom. In this case, the partial light-shielding film 402 does not need to be conductivity. However, since the location of the partial light-shielding film 402 separates only the orientation film 16 and is close to the liquid crystal layer 50, even if it contacts the liquid crystal layer 50 with this operation gestalt, it is desirable to form the partial light-shielding film 402 from the ingredient chemically stabilized to the liquid crystal which does not degrade this. About other configurations, it is the same as that of the 1st operation gestalt explained with reference to drawing 3 from drawing 1.

[0095] Thus, even if it arranges the partial light-shielding film 402 to the pixel electrode 9a upside, the light which is going to pass through a contact hole 85 or its neighborhood can be shaded, and the high protection-from-light engine performance is obtained.

[0096] (The 3rd operation gestalt) Next, the 3rd operation gestalt of this invention is explained with reference to drawing 8. Drawing 8 is the sectional view [ in / here / the 3rd operation gestalt ] of the part corresponding to the A-A' cross section of drawing 2. Moreover, with the 3rd operation gestalt shown in drawing 8, the same reference mark is given to the same component as the 1st operation gestalt shown in drawing 3, and the explanation is omitted.

[0097] In drawing 8, with the electro-optic device of the 3rd operation gestalt, pixel electrode 9a is not formed a contact hole 85 and near the, but the partial light-shielding film 403 is independently formed in them. And the electrical installation between both is taken because the amount of [ of the partial light-shielding film 403 ] edge puts on pixel electrode 9a. In this case, since only the partial light-shielding film 403 is wired in a contact hole 85, as for the partial light-shielding film 403, consisting of a conductive high ingredient is desirable. Furthermore, even if it contacts the liquid crystal layer 50 with this operation gestalt as well as the case of the 2nd operation gestalt, it is desirable to form the partial light-shielding film 403 from the ingredient which does not degrade this. About other configurations, it is the same as that of the 1st operation gestalt explained with reference to drawing 3 from drawing 1.

[0098] Thus, also by replacing pixel electrode 9 part in a contact hole 85 and its neighborhood by the partial light-shielding film 403, the light which is going to pass through a contact hole 85 or its neighborhood can be shaded, and the high protection-from-light engine performance is obtained.

[0099] (The 4th operation gestalt) Next, the 4th operation gestalt of this invention is explained with reference to drawing 9. Drawing 9 is the sectional view [ in / here / the 4th operation gestalt ] of the part corresponding to the A-A' cross section of drawing 2. Moreover, with the 4th operation gestalt shown in drawing 9, the same reference mark is given to the same component as the 1st operation gestalt shown in drawing 3, and the explanation is omitted.

[0100] In drawing 9, the partial light-shielding film 404 is arranged with the electro-optic device of the 4th operation gestalt at the junction layer 71a bottom. In this case, the partial light-shielding film 404 may have conductivity, or there may be. [ no ] About other configurations, it is the same as that of the

1st operation gestalt explained with reference to drawing 3 from drawing 1.

[0101] Thus, even if it arranges the partial light-shielding film 404 to the junction layer 71a down side, the light which is going to pass through a contact hole 85 or its neighborhood can be shaded, and the higher protection-from-light engine performance is obtained by shading in the laminating location close to especially TFT30.

[0102] (The 5th operation gestalt) Next, the 5th operation gestalt of this invention is explained with reference to drawing 10 and drawing 11. Drawing 10 is the sectional view [ in / here / the 5th operation gestalt ] of the part corresponding to the A-A' cross section of drawing 2, and drawing 11 is the expanded sectional view of C part of drawing 10. Moreover, with the 5th operation gestalt shown in drawing 10, the same reference mark is given to the same component as the 1st operation gestalt shown in drawing 3, and the explanation is omitted.

[0103] In drawing 10, it is constituted from the multilayers in which junction layer 71a' contains the partial light-shielding film 405 and a conductive layer 406 by the electro-optic device of the 5th operation gestalt. Here, the partial light-shielding film 405 consists of a metal membrane like the partial light-shielding film 401 of the 1st operation gestalt, and a conductive layer 406 consists of conductive silicon film like junction layer 71a in the 1st operation gestalt. About other configurations, it is the same as that of the 1st operation-gestalt explained with reference to drawing 3 from drawing 1.

[0104] Thus, the light which is going to pass through a contact hole 85 or its neighborhood also as a configuration which contains the partial light-shielding film 405 in the multilayer structure of junction layer 71a' can be shaded, and the higher protection-from-light engine performance is obtained by shading in the laminating location close to especially TFT30.

[0105] It is desirable to arrange the partial light-shielding film 405 to the down side in the multilayer structure of junction layer 71a' especially with the 5th operation gestalt. Thus, if constituted, since the electric conduction film 406 which consists of conductive silicon film will be arranged at the latest of a dielectric film 75, a metal ion etc. can prevent invading into a dielectric film 75 from the partial light-shielding film 405 which consists of a metal membrane.

[0106] As further shown in drawing 11 from this viewpoint, the electric conduction film 406 which is a conductive silicon film so that the front face and end face suitable for the dielectric film 75 exists on the side of the partial light-shielding film 405 may not contact a dielectric film 75 has that more desirable of a dielectric film 75 side to a wrap in the partial light-shielding film 405. That is, it is good only for dielectric film 75 to be length-deltaed to form the electric conduction film 406 in left-hand side for a long time rather than the partial light-shielding film 405 at drawing 11. Thereby, a metal ion etc. can prevent invading into a dielectric film 75 more certainly from the partial light-shielding film 405.

[0107] In addition, although junction layer 71a' was constituted from multilayers containing the partial light-shielding film 405, the junction layer itself is formed from a conductive light-shielding film, and you may make it serve as a partial light-shielding film with the 5th operation gestalt. In this case, in order to avoid contact to a junction layer and a dielectric film 75, the pixel potential side capacity electrode of storage capacitance 70 may be formed separately from a junction layer.

[0108] (The whole electro-optic device configuration) The whole electro-optic device configuration in each operation gestalt constituted as mentioned above is explained with reference to drawing 12 and drawing 13. In addition, drawing 12 is the top view which looked at the TFT array substrate 10 from the opposite substrate 20 side with each component formed on it, and drawing 13 is a H-H' sectional view of drawing 12.

[0109] In drawing 13, on the TFT array substrate 10, the sealant 52 is formed along the edge and the light-shielding film 53 as a frame which specifies the circumference of image display field 10a is formed in parallel to the inside. The data-line drive circuit 101 and the external circuit connection terminal 102 which drive data-line 6a by supplying a picture signal to data-line 6a to predetermined timing are prepared in the field of the outside of a sealant 52 along with one side of the TFT array substrate 10, and the scanning-line drive circuit 104 which drives scanning-line 3a is formed along with two sides

which adjoin this one side by supplying a scan signal to scanning-line 3a to predetermined timing. If the scan signal delay supplied to scanning-line 3a does not become a problem, the thing only with one side sufficient [ the scanning-line drive circuit 104 ] cannot be overemphasized. Moreover, the data-line drive circuit 101 may be arranged on both sides along the side of image display field 10a. Furthermore, two or more wiring 105 for connecting between the scanning-line drive circuits 104 established in the both sides of image display field 10a is formed in one side in which the TFT array substrate 10 remains. Moreover, in at least one place of the corner section of the opposite substrate 20, the flow material 106 for taking a flow electrically between the TFT array substrate 10 and the opposite substrate 20 is formed. And as shown in drawing 13, the opposite substrate 20 with the almost same profile as the sealant 52 shown in drawing 12 has fixed to the TFT array substrate 10 by the sealant 52 concerned.

[0110] In addition, on the TFT array substrate 10, the inspection circuit for inspecting the sampling circuit which impresses a picture signal to two or more data-line 6a to predetermined timing, the precharge circuit which precedes the precharge signal of a predetermined voltage level with a picture signal; and supplies it to two or more data-line 6a respectively, the quality of the electro-optic device concerned at the manufacture middle or the time of shipment, a defect, etc. in addition to these data-line drive circuits 101 and scanning-line drive circuit 104 grade etc. may be formed.

[0111] You may make it connect with LSI for a drive mounted on the TAB (Tape Automated bonding) substrate instead of forming the data-line drive circuit 101 and the scanning-line drive circuit 104 on the TFT array substrate 10 electrically and mechanically through the anisotropy electric conduction film prepared in the periphery of the TFT array substrate 10 with the operation gestalt explained with reference to drawing 13 from drawing 1 above. Moreover, according to the exception of modes of operation, such as TN mode, VA (Vertically Aligned) mode, and PDLC (Polymer Dispersed Liquid Crystal) mode, and the no MARI White mode / NOMA reeve rack mode, a polarization film, a phase contrast film, a polarizing plate, etc. are respectively arranged in a predetermined direction at the side in which the outgoing radiation light of the side in which the incident light of the opposite substrate 20 carries outer incidence, and the TFT array substrate 10 carries out outgoing radiation, and the TFT array substrate 10.

[0112] Since the electro-optic device in the operation gestalt explained above is applied to a projector, the electro-optic device of three sheets will be respectively used as a light valve for RGB, and with the incidence of the light of each color respectively decomposed through the dichroic mirror for RGB color separation will be respectively carried out to each light valve as incident light. Therefore, with each operation gestalt, the color filter is not prepared in the opposite substrate 20. However, the color filter of RGB may be formed in the predetermined field which counters pixel electrode 9a on the opposite substrate 20 with the protective coat. If it does in this way, the electro-optic device in each operation gestalt is applicable about the color electro-optic device of direct viewing types other than a projector, or a reflective mold. Moreover, a micro lens may be formed so that it may correspond 1 pixel on [ one ] the opposite substrate 20. Or it is also possible to form a color filter layer in the bottom of pixel electrode 9a which counters RGB on the TFT array substrate 10 by a color resist etc. If it does in this way, a bright electro-optic device is realizable by improving the condensing effectiveness of incident light. Furthermore, the die clo IKKU filter which makes a RGB color using interference of light by depositing the interference layer to which the refractive index of many layers is different on the opposite substrate 20 again may be formed. According to this opposite substrate with a die clo IKKU filter, a brighter color electro-optic device is realizable.

[0113] This invention is not restricted to the operation gestalt mentioned above, and can be suitably changed in the range which is not contrary to the summary or thought of invention which can be read in a claim and the whole specification, and the electro-optic device accompanied by such modification is also contained in the technical range of this invention.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## DESCRIPTION OF DRAWINGS

---

### [Brief Description of the Drawings]

[Drawing 1] They are equal circuits established in two or more pixels of the shape of a matrix which constitutes the image display field in the electro-optic device of the 1st operation gestalt of this invention, such as various components and wiring.

[Drawing 2] It is the top view of two or more pixel groups where the TFT array substrate with which the data line in the electro-optic device of the 1st operation gestalt, the scanning line, a pixel electrode, etc. were formed adjoins each other.

[Drawing 3] It is the A-A' sectional view of drawing 2.

[Drawing 4] It is the graph-top view which extracts the capacity line in the 1st operation gestalt, the scanning line, a partial light-shielding film, and a bottom light-shielding film, and expands, and is shown in the graph.

[Drawing 5] It is the graph-sectional view in the B-B' cross section of drawing 4 showing the situation of protection from light.

[Drawing 6] It is the graph-sectional view of the part corresponding to the B-B' cross section of drawing 4 in the example of a comparison.

[Drawing 7] It is the sectional view of the part corresponding to the A-A' cross section of drawing 2 in the 2nd operation gestalt.

[Drawing 8] It is the sectional view of the part corresponding to the A-A' cross section of drawing 2 in the 3rd operation gestalt with the same components as the 1st and 2nd operation gestalt.

[Drawing 9] It is the sectional view of the part corresponding to the A-A' cross section of drawing 2 in the 4th operation gestalt.

[Drawing 10] It is the sectional view of the part corresponding to the A-A' cross section of drawing 2 in the 5th operation gestalt.

[Drawing 11] It is the expanded sectional view of C part of drawing 10.

[Drawing 12] It is the top view which looked at the TFT array substrate in the electro-optic device of an operation gestalt from the opposite substrate side with each component formed on it.

[Drawing 13] It is the H-H' sectional view of drawing 12.

### [Description of Notations]

- 1a -- Semi-conductor layer
- 1a' -- Channel field
- 1b -- Low concentration source field
- 1c -- Low concentration drain field
- 1d -- High concentration source field
- 1e -- High concentration drain field
- 2 -- Insulating thin film
- 3a -- Scanning line
- 6a -- Data line
- 9a -- Pixel electrode
- 10 -- TFT array substrate
- 10cv(s) -- Slot

11a -- Bottom light-shielding film  
12 -- Substrate insulator layer  
16 -- Orientation film  
20 -- Opposite substrate  
21 -- Counterelectrode  
22 -- Orientation film  
30 -- TFT  
50 -- Liquid crystal layer  
70 -- Storage capacitance  
71a -- Junction layer  
71b -- Junction layer  
72 -- The 1st film of a capacity line  
73 -- The 2nd film of a capacity line  
75 -- Dielectric film  
81, 82, 83, 85 -- Contact hole  
300 -- Capacity line  
401-405 -- Partial light-shielding film

---

[Translation done.]

**\* NOTICES \***

**JPO and NCIPI are not responsible for any  
damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CORRECTION OR AMENDMENT**

---

[Kind of official gazette] Printing of amendment by the convention of 2 of Article 17 of Patent Law  
[Section partition] The 2nd partition of the 6th section  
[Publication date] December 24, Heisei 16 (2004. 12.24)

[Publication No.] JP,2002-72925,A (P2002-72925A)  
[Date of Publication] March 12, Heisei 14 (2002. 3.12)  
[Application number] Application for patent 2000-263561 (P2000-263561)

[The 7th edition of International Patent Classification]

G09F 9/30

G02F 1/1368

H01L 29/786

[FI]

G09F 9/30 349 C

G09F 9/30 338

G02F 1/136 500

H01L 29/78 612 C

[Procedure revision]

[Filing Date] January 16, Heisei 16 (2004. 1.16)

[Procedure amendment 1]

[Document to be Amended] Specification

[Item(s) to be Amended] The name of invention

[Method of Amendment] Modification

[The contents of amendment]

[Title of the Invention] An electro-optic device and a projector

[Procedure amendment 2]

[Document to be Amended] Specification

[Item(s) to be Amended] Claim

[Method of Amendment] Modification

[The contents of amendment]

[Claim(s)]

[Claim 1]

On a substrate,

A transparent pixel electrode,

The thin film transistor connected to this pixel electrode through the contact hole,

A laminating is carried out through an interlayer insulation film between said pixel electrodes and said thin film transistors.

The built-in light-shielding film of the cage aforementioned thin film transistor cut and lacked so that a channel field may be superficially seen with a wrap from the upper part at least and said contact hole may be avoided,

It sees superficially and a wrap partial light-shielding film is provided for the field which said built-in light-shielding film cuts and lacks,

It is the electro-optic device which said built-in light-shielding film consists of a protection-from-light layer and a light absorption layer at least, and is characterized by preparing said light absorption layer in the side which counters said thin film transistor.

[Claim 2]

Said built-in light-shielding film is an electro-optic device according to claim 1 characterized by consisting of the same film as the capacity line for adding storage capacitance to said pixel electrode partially at least.

[Claim 3]

Said built-in light-shielding film is an electro-optic device according to claim 1 or 2 characterized by consisting of the same film as the data line connected to said thin film transistor partially at least.

[Claim 4]

While said partial light-shielding film consists of a conductive light-shielding film, the laminating is carried out directly under said pixel electrode,

Said pixel electrode is an electro-optic device given in claim 1 characterized by said contact hole connecting through said partial light-shielding film, or any 1 term of 2.

[Claim 5]

Said partial light-shielding film is an electro-optic device given in any 1 term of claims 1-4 characterized by seeing superficially and covering the predetermined range which spreads to the perimeter in addition to the field which said built-in light-shielding film cuts and lacks.

[Claim 6]

It has further the middle conductive layer which carries out trunk connection of said pixel electrode and

said thin film transistor,

Said contact hole is an electro-optic device given in any 1 term of claims 1-5 characterized by connecting said pixel electrode and said middle conductive layer.

[Claim 7]

It has further the data line connected to said thin film transistor,

Said built-in light-shielding film contains the main track section which intersects said data line and is extended,

An electro-optic device given in any 1 term of claims 1-6 characterized by specifying the non-opening field of each pixel by said built-in light-shielding film, said partial light-shielding film, and said data line.

[Claim 8]

On a substrate,

A transparent pixel electrode,

The thin film transistor connected to this pixel electrode through the contact hole,

The protection-from-light member formed in said contact hole

The electro-optic device characterized by preparation \*\*\*\*\*.

[Claim 9]

Said protection-from-light member is an electro-optic device according to claim 8 characterized by consisting of a conductive protection-from-light member which connects electrically said thin film transistor and said pixel electrode.

[Claim 10]

Said protection-from-light member is an electro-optic device according to claim 8 or 9 characterized by having the edge which extends superficially from opening of said contact hole.

[Claim 11]

The projector characterized by building the electro-optic device of a publication in any 1 term of claims 1-10.

[Translation done] *Das ist ein transparenter pixel-elektrode, der über einen Kontaktloch mit dem Thin Film Transistor verbunden ist. Ein Schutz-vom-Licht-Mitglied ist in diesem Kontaktloch gebildet. Dieses Schutz-vom-Licht-Mitglied ist ein elektro-optischer-Gerät, das in Anspruch 8 oder 9 charakterisiert ist. Es besteht aus einem leitfähigen Schutz-vom-Licht-Mitglied, das elektrisch mit dem Thin Film Transistor und dem pixel-elektrode verbunden ist. Die Kante dieses Schutz-vom-Licht-Mitglieds erstreckt sich über die Öffnung des Kontaktloches hinaus.*

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**